

<b>VO:</b> Machen wir eine Zeitreise ins Jahr 1980. Während einige im neuesten Arcade-Videospiel Punkte fraßen, erfand ein Team in Berkeley den ersten Reduced Instruction Set Computer. Kurz RISC genannt.
<b>SUPER:</b> Der erste Reduced Instruction Set Computer (RISC I) wurde 1980 erfunden.
<b>VO:</b> 30 Jahre und 4 Iterationen später sind wir bei RISC-V angekommen. Und es sollte weitere 8 Jahre dauern, bis die Technologie an Dynamik gewann.
<b>SUPER:</b> RISC-V wurde 2010 entwickelt und gewann 2018 ordentlich an Dynamik.
<b>VO:</b> RISC-V ist eine Befehlssatzarchitektur – Instruction Set Architecture, kurz ISA. Quasi eine Art Blaupause für einen Prozessor.
<b>SUPER:</b> RISC-V ist eine Befehlssatzarchitektur – Instruction Set Architecture (ISA). Sie definiert das abstrakte Modell eines Prozessors.
<b>VO:</b> Sie denken jetzt vielleicht, dass die Technologie besonders aufwändig oder kompliziert ist. Aber das ist sie nicht. Tatsächlich ist sie sehr einfach.
<b>SUPER:</b> RISC-V hat nur 47 Integer-Befehle, die entweder 32- oder 64-Bit-Implementierungen sind.
<b>VO:</b> Eben diese Einfachheit und die Tatsache, dass die Technologie kostenlos und Open-Source ist, macht RISC-V so bedeutend.
<b>SUPER:</b> RISC-V ist eine einfache, kostenlose Open-Source-Technologie.
<b>VO:</b> Sie, ich oder jeder, der möchte, kann die grundlegende Blaupause nutzen und eigene Ideen hinzufügen. RISC-V wurde dafür entwickelt, modifiziert zu werden. Es wächst durch Erweiterungen, nicht durch Änderungen am Basiscode.
<b>SUPER:</b> Ein modulares Design ermöglicht Erweiterungen.
<b>VO:</b> Das bedeutet, dass die Anpassungsmöglichkeiten quasi endlos sind.
<b>SUPER:</b> Die Anpassungsmöglichkeiten sind endlos.
<b>VO:</b> Mittlerweile wird RISC-V durch die gemeinnützige Organisation RISC-V International verwaltet. Sie beaufsichtigt den Standard und die zukünftige Entwicklung.
<b>SUPER:</b> RISC-V International ist eine gemeinnützige Organisation, die alles rund um das Thema RISC-V beaufsichtigt.
<b>VO:</b> Und die Zukunft von RISC-V ist ebenso rosig wie vielfältig. Im nächsten Schritt soll ein robustes Ökosystem aus RISC-V-spezifischen Tools entwickelt werden.
<b>SUPER:</b> Der nächste Schritt: ein robustes Ökosystem mit Tools.
<b>VO:</b> Eine umfassende Sammlung aus vielfältigen Produkten wie Simulatoren, Debuggern, Compilern und Bibliotheken, Bootloadern usw.
<b>SUPER:</b> Die Entwicklung vielfältiger Produkte, die die Funktionen von RISC-V erweitern.

**VO:** Mit mehr Tools wird RISC-V einfacher zu nutzen und standardisierter sein. Alle werden sich darum reißen, einen Prozessor mit dieser einfachen, aber leistungsfähigen Blaupause zu entwickeln.

**SUPER:** RISC-V wird einfacher zu nutzen und standardisierter sein.

**VO:** Diese Technologie ist relativ neu und wir sind noch dabei, Geschichte zu schreiben. Das Tolle daran ist, dass jeder diese Geschichte mitschreiben kann.

**SUPER:** Wir sind noch dabei, mit RISC-V Geschichte zu schreiben.

**VO:** Mit freundlicher Unterstützung von Mouser Electronics. Unser Ziel ist es, gemeinsam Innovationen voranzutreiben.