

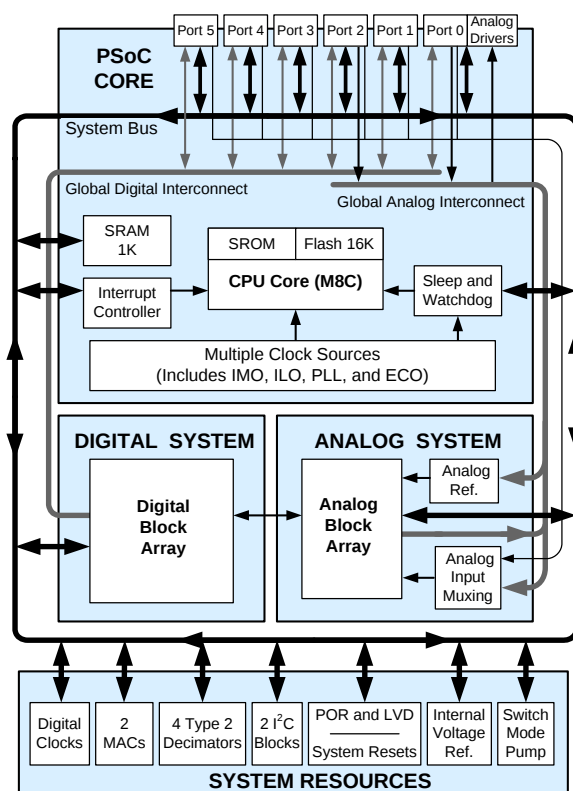
PSoC[®] Programmable System-on-Chip™ (可编程片上系统)

特性

- 一个 PSoC[®] 器件组可提供多种资源选项
- 强大的哈佛架构处理器
 - M8C 处理器的速度最高可达 24 MHz
 - 8 × 8 乘法、32 位累加运算能力
 - 能在高速度条件下实现低功耗操作
 - 工作电压范围: 3.0 V 到 5.25 V
 - 利用片上开关电压泵 (SMP), 工作电压可低至 1.5 V
 - 工业温度范围: -40 °C ~ +85 °C
- 高级可配置外设 (PSoC 模块)
 - 多达 12 个轨至轨模拟 PSoC 模块, 能够提供:
 - 高达 14 位的 ADC
 - 高达 9 位的 DAC
 - 可编程增益放大器
 - 可编程滤波器和比较器
 - 多种 ADC 配置
 - 专用的 SAR ADC, 在含采样和保持时最高可达 142 ksps 采样率
 - 多达 4 个同步或独立 Delta-Sigma ADC, 适用于高级应用
 - 多达 4 个特殊 E 型模拟模块, 能够提供:
 - 双通道电容式感测功能
 - 带可编程 DAC 参考的比较器
 - 高达 10 位的单斜 ADC
 - 多达 12 个数字 PSoC 模块, 能够提供:
 - 8 位到 32 位定时器和计数器, 8 位和 16 位脉宽调制器 (PWM)
 - 移位寄存器、CRC 和 PRS 模块
 - 多达 3 个全双工 UART
 - 多达 6 个半双工 UART
 - 多个数据可变长度的 SPI™ 主设备或从设备
 - 可连接到所有 GPIO
 - 通过多个模块组合, 能够构建复杂外设
- 高精度的可编程时钟
 - 内部 ±2.5% 24/48 MHz 主振荡器
 - 可选 32.768 kHz 晶振, 能够实现精确的片上时钟
 - 可选外部振荡器, 最高频率可达 24 MHz
 - 内部低速、低功耗振荡器, 能够实现看门狗和睡眠功能
- 灵活的片上存储器
 - 16 KB 闪存程序存储器, 50,000 次擦 / 写循环
 - 1 KB 的 SRAM 数据存储器
 - 系统内串行编程 (ISSP™)
 - 局部闪存更新
 - 灵活的保护模式
 - 闪存内的 EEPROM 仿真
- 可编程引脚配置
 - 所有 GPIO 均具有 25 mA 的灌电流能力和 10 mA 的驱动能力

- 所有 GPIO 均可选择上拉、下拉、高阻、强驱动或开漏驱动等模式
- 所有 GPIO 均接受模拟输入
- GPIO 能够提供 30 mA 的模拟输出电流
- 所有 GPIO 都能生成可配置中断
- 其它系统资源
 - 多达 2 个硬件 I²C 资源
 - 每个资源都采用从设备、主设备或多主设备模式
 - 工作频率范围为 0 到 400 kHz
 - 看门狗和睡眠定时器
 - 用户可配置的低压检测功能
 - 灵活的内部电压参考
 - 集成监控电路
 - 片上高精度参考电压
- 完整的开发工具
 - 免费的发展软件 (PSoC Designer™)
 - 功能齐全的在线仿真器、编程器
 - 全速仿真
 - 灵活实用的断点结构
 - 128 KB 的跟踪存储器

逻辑框图



目录

更多有关的信息	3	热阻	72
PSoC Designer	3	晶振引脚上的电容	72
PSoC 功能概述	4	回流焊规范	72
PSoC 内核	4	开发工具选择	73
数字系统	4	软件	73
模拟系统	5	开发套件	73
系统资源	8	评估工具	73
PSoC 器件特性	8	器件编程器	74
开发工具	10	附件（仿真和编程）	74
PSoC Designer 软件子系统	10	订购信息	75
使用 PSoC Designer 进行设计	11	订购代码定义	76
选择用户模块	11	缩略语	77
配置用户模块	11	使用的缩略语	77
组织和连接	11	参考文档	77
生成、验证和调试	11	文档规范	78
引脚分布	12	测量单位	78
20 引脚器件的引脚分布	12	数字规范	78
28 引脚器件的引脚分布	13	术语表	78
44 引脚器件的引脚分布	14	勘误表	82
48 引脚器件的引脚分布	15	受影响的器件型号	82
56 引脚器件的引脚分布	16	合格状态	82
寄存器参考	18	勘误表汇总	82
寄存器规范	18	文档修订记录	84
寄存器映射表	18	销售、解决方案和法律信息	85
电气规范	33	全球销售和 design 支持	85
最大绝对额定值	34	产品	85
工作温度	34	PSoC® 解决方案	85
直流电气特性	35	赛普拉斯开发者社区	85
交流电气特性	55	技术支持	85
封装信息	68		
封装尺寸	68		

更多有关的信息

赛普拉斯的网站 www.cypress.com 上提供了大量资料，有助您正确选择 PSoC 器件用于设计，并使您能够快速和有效地将器件集成到设计中。有关使用资源的完整列表，请参考知识库文章“如何使用 PSoC[®] 1、PowerPSoC[®] 和 PLC 进行设计 — KBA88292”。下面是 PSoC 1 的简要列表：

- 概况：PSoC 产品系列、PSoC 路线图
- 产品选型：PSoC 1、PSoC 3、PSoC 4、PSoC 5LP
- 此外，PSoC Designer 还包含了一个器件选择工具。
- 应用笔记：赛普拉斯提供了大量 PSoC 应用笔记，包括从基本到高级的广泛主题。下面列出了 PSoC 1 入门的应用笔记：
 - PSoC[®] 1 入门 — AN75320。
 - PSoC[®] 1 — GPIO 入门 — AN2094。
 - PSoC[®] 1 模拟结构和配置 — AN74170。
 - PSoC[®] 1 开关电容模拟模块 — AN2041。
 - 选择模拟接地和参考电压 — AN2219。

注意：欲了解与本应用笔记相关的 CY8C28xxx 器件，请点击此处。

■ 开发套件：

- 除了 CY8C25/26xxx 器件外，CY3210-PSoCEval1 支持所有 PSoC 1 混合信号阵列系列（包括汽车级器件）。该套件包括 LCD 模块、电位器、LED 和实验板空间。
- CY3214-PSoCEvalUSB 主要作为 CY8C24x94 PSoC 器件的开发板使用。开发板的特殊功能包括 USB 和 CapSense 开发和调试支持。

注意：欲了解与开发套件相关的 CY8C28xxx 器件，请点击此处。

MiniProg1 和 MiniProg3 器件提供了用于进行闪存编程和调试的接口。

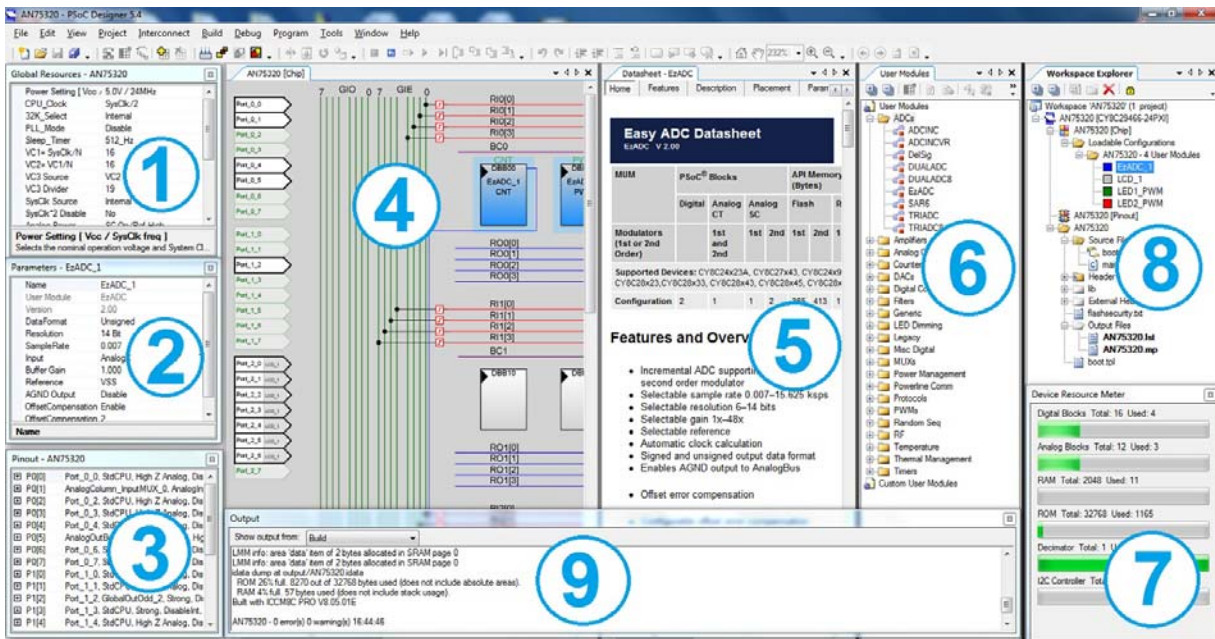
PSoC Designer

PSoC Designer 是基于 Windows 的免费集成开发环境（IDE）。在拖放式开发环境中使用预先设定的模拟和数字外设库来开发您的应用程序。然后，利用动态生成的 API 代码库来自定义您的设计。图 1 显示的是 PSoC Designer 窗口。注意：这并不是默认窗口。

1. **Global Resources**（全局资源）— 所有器件硬件的设置。
2. **Parameters**（参数）— 当前选中的用户模块的参数。
3. **Pinout**（引脚分布）— 器件引脚的相关信息。
4. **Chip-Level Editor**（芯片级编辑器）— 选中芯片上可用资源的框图
5. **Datasheet**（数据手册）— 当前选中的用户模块的数据手册。
6. **User Modules**（用户模块）— 选中器件的所有可用的用户模块。
7. **Device Resource Meter**（器件资源计）— 当前项目配置的器件资源使用率
8. **Workspace**（工作区）— 与项目有关的文件树级图。
9. **Output**（输出）— 从项目构建和调试操作的输出。

注意：欲了解有关 PSoC Designer 的详细信息，请依次选择 PSoC[®] Designer > Help > Documentation > Designer Specific Documents > IDE User Guide。

图 1. PSoC Designer 布局



PSoC 功能概述

PSoC 系列包含许多带片上控制器的器件，这些器件旨在使用一个低成本的单芯片可编程组件取代多个基于 MCU 的传统系统组件。PSoC 器件包含多个可配置的模拟模块、数字模块和互连。这种结构可帮助用户根据每个应用的要求来创建定制的外设配置。此外，在一系列方便易用的引脚布局和封装中还包含快速 CPU、闪存程序存储器、SRAM 数据存储器和可配置的 I/O。

本数据表中介绍的 CY8C28xxx 系列的 PSoC 器件有多种资源配置选项可供选择。因此，并非每个 CY8C28xxx 子系列均提供本数据表中提到的所有资源。CY8C28x45 子系列具有本数据表中介绍的所有资源。此外，该系列还包含六个其他子系列，通过这些子系列，设计人员可以使用仅包含特定应用所需资源和功能的器件。要确定每个 CY8C28xxx 子系列所提供的资源，请参见第 9 页上的表 2。订购信息节还提供了更详细的信息。

如第 1 页上的逻辑框图所示，该指定 PSoC 器件系列的架构由以下 4 个主要部分组成：PSoC 内核、数字系统、模拟系统和系统资源。利用可配置的全局总线系统，可将所有器件资源整合到一个完全定制的系统。PSoC CY8C28xxx 系列器件具有多达 6 个连接全局数字和模拟互连的 I/O 端口，能够访问多达 12 个数字模块和多达 16 个模拟模块。

PSoC 内核

PSoC 内核是一个强大的引擎，支持丰富的功能集。内核包括 CPU、存储器、时钟和可配置的通用 I/O（GPIO）。M8C CPU 内核是一个速度高达 24 MHz 的强大处理器，能够提供 8 个 4 MIPS 的 8 位哈佛架构微控制器。

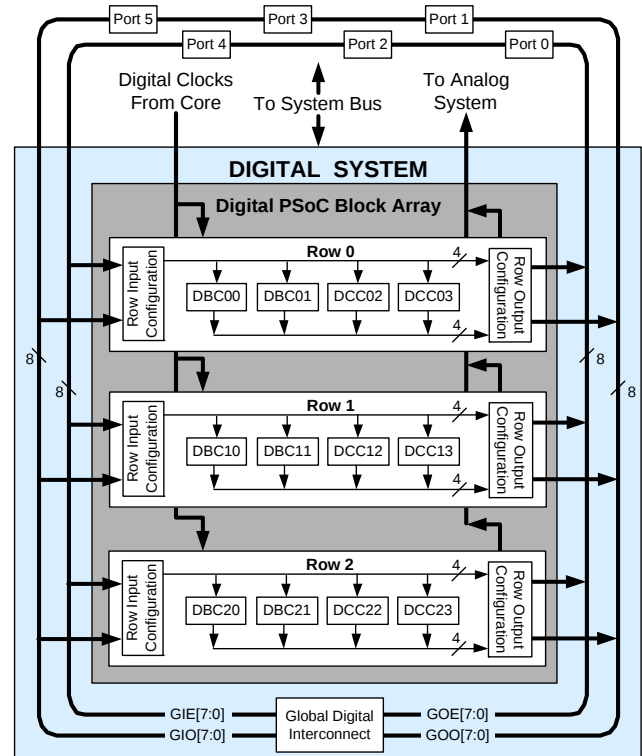
存储器包括 16 KB 的闪存（用于存储程序）和 1 KB 的 SRAM（用于存储数据）。PSoC 器件采用了多个非常灵活的内部时钟发生器，其中包括在有效工作温度和电压下精度高达 2.5% 的 24 MHz 内部主振荡器（IMO）。PSoC 器件为睡眠定时器和看门狗定时器（WDT）提供了一个低功耗 32 kHz 内部低速振荡器（ILO）。32.768 kHz 外部晶振（ECO）可用作实时时钟（RTC），并可以使用 PLL 选择性地生成具有晶振级精度的 24 MHz 系统时钟。

PSoC GPIO 能够提供至 CPU、数字资源和模拟资源的连接。每个引脚都有 8 种驱动模式可供选择，在进行外部连接方面具有极大的灵活性。每个引脚还能够在处于高电平、处于低电平以及自上次读取后发生变化时生成系统中断。

数字系统

数字系统由 12 个可配置的数字 PSoC 模块组成。每个模块都是一个 8 位资源，既可以单独使用，也可以与其他模块一起组成 8、16、24 和 32 位外设（称为用户模块）。数字模块可以通过一系列能够将任何信号路由至任何引脚的全局总线，连接到任何 GPIO。

图 2. 数字系统框图 [1]



数字外设配置包括：

- PWM（8 位到 16 位，单触发和多触发功能）
- 带死区的 PWM（8 位和 16 位）
- 计数器（8 到 32 位）
- 定时器（8 到 32 位）
- 带可选奇偶校验位的全双工 8 位 UART（多达 3 个）
- 带可选奇偶校验位的半双工 8 位 UART（多达 6 个）
- 长度可变的 SPI 从设备和主设备
 - 总共多达 6 个从设备和主设备（8 位）
 - 支持 8 到 16 位操作
- I²C 从设备、主设备或多主设备（多达 2 个可用作系统资源）
- IrDA（多达 3 个）
- 伪随机序列发生器（8 到 32 位）
- 循环冗余检验器 / 发生器（16 位）
- 移位寄存器（2 到 32 位）

注释：

1. CY8C28x52 器件没有数字模块行 2。它们有两个数字行，共 8 个数字模块。

模拟系统

模拟系统由多达 16 个可配置的模拟模块组成，其中每个模块都包含一个能够创建复杂模拟信号流的运算放大器电路。这一 PSoC 系列中的某些器件具有可连接到每个 GPIO 引脚能力的模拟复用总线。该总线还可连接到模拟系统，以便使用电压比较器和模数转换器进行分析。它可以拆分成两个部分，以同时进行双通道处理。

一些更常用的 PSoC 模拟功能（大都以用户模块的方式提供）包括：

- 模数转换器（6 到 14 位分辨率，多达 4 个，可选择增量或 Delta Sigma）
- 专用的 10 位 SAR ADC，采样率高达 142ksps
- 同步 Delta Sigma ADC（多达 4 个）
- 滤波器（2 到 8 极带通、低通和陷波滤波器）
- 放大器（最多 4 个，可选增益达 48x）
- 仪表放大器（多达 2 个，可选增益达 93x）
- 比较器（多达 6 个，有 16 个可选阈值）
- DAC（多达 4 个，6 到 9 位分辨率）
- 乘法 DAC（多达 4 个，6 到 9 位分辨率）
- 高电流输出驱动器（多达 4 个，驱动能力为 30 mA）
- 1.3 V 电压参考（属于系统资源）
- DTMF 拨号器
- 调制器
- 相关器
- 峰值检测器
- 可以使用其他许多拓扑

图 3. CY8C28x45 和 CY8C28x52 器件的模拟系统框图

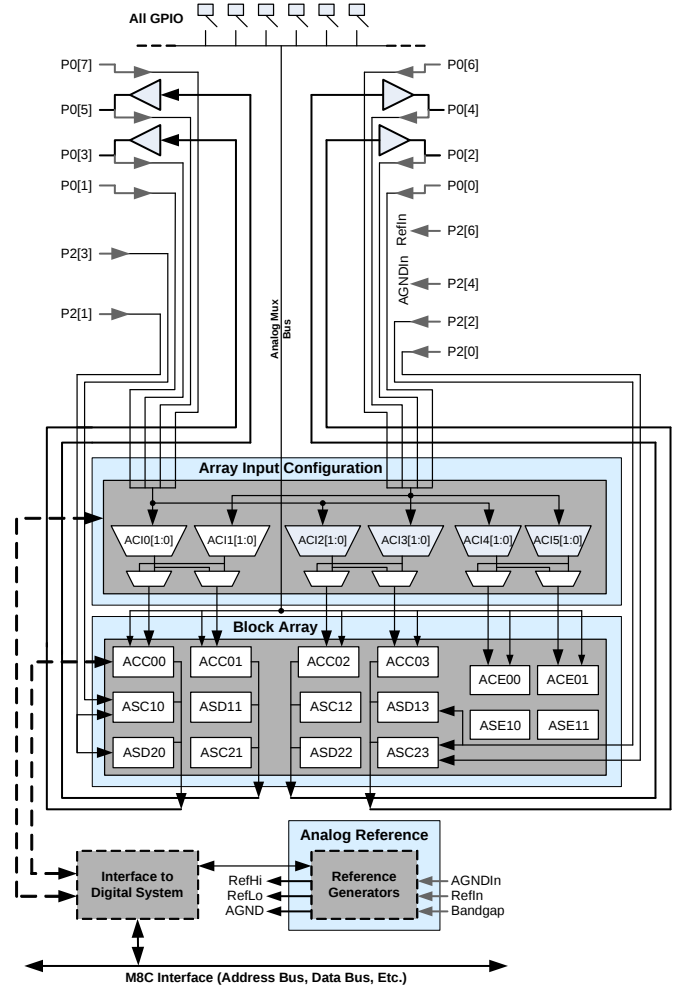


图 4. CY8C28x43 器件的模拟系统框图

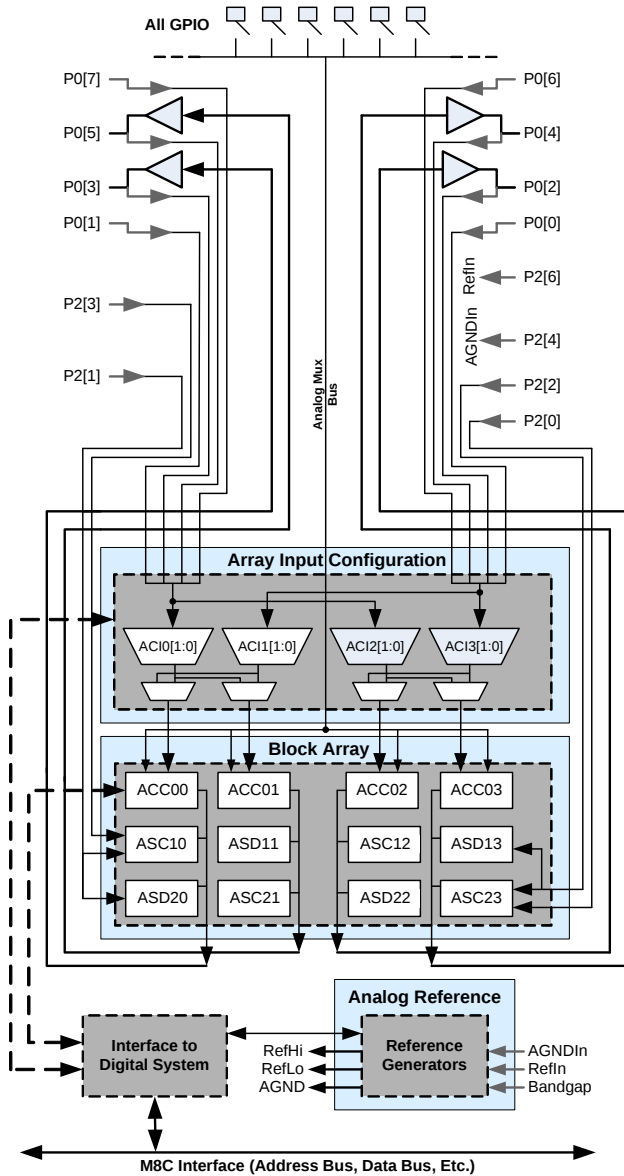


图 5. CY8C28x33 器件的模拟系统框图

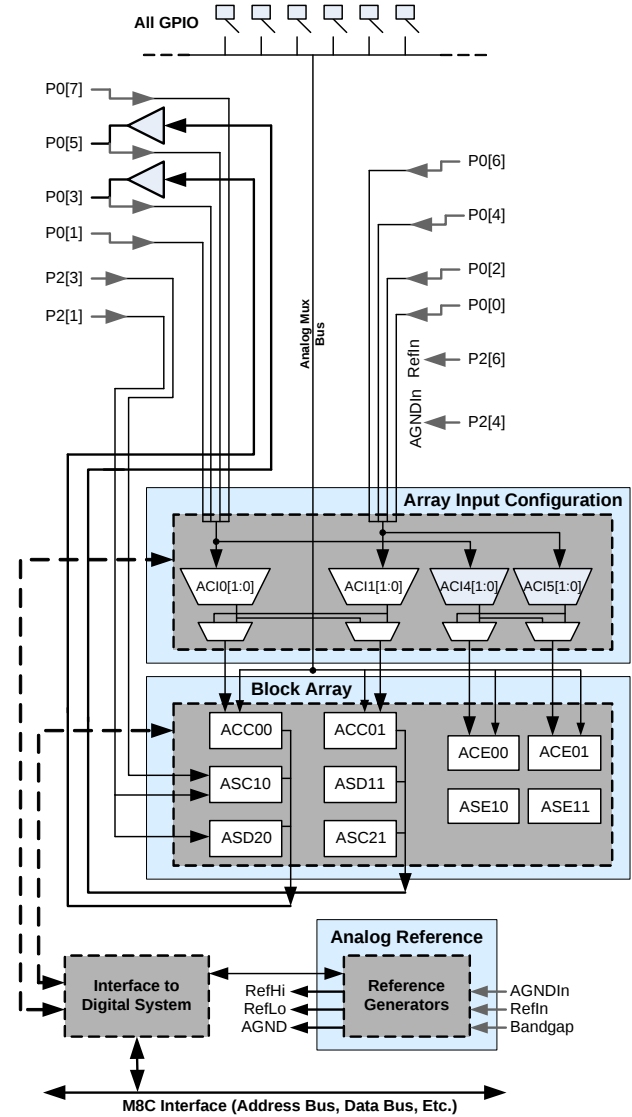


图 6. CY8C28x23 器件的模拟系统框图

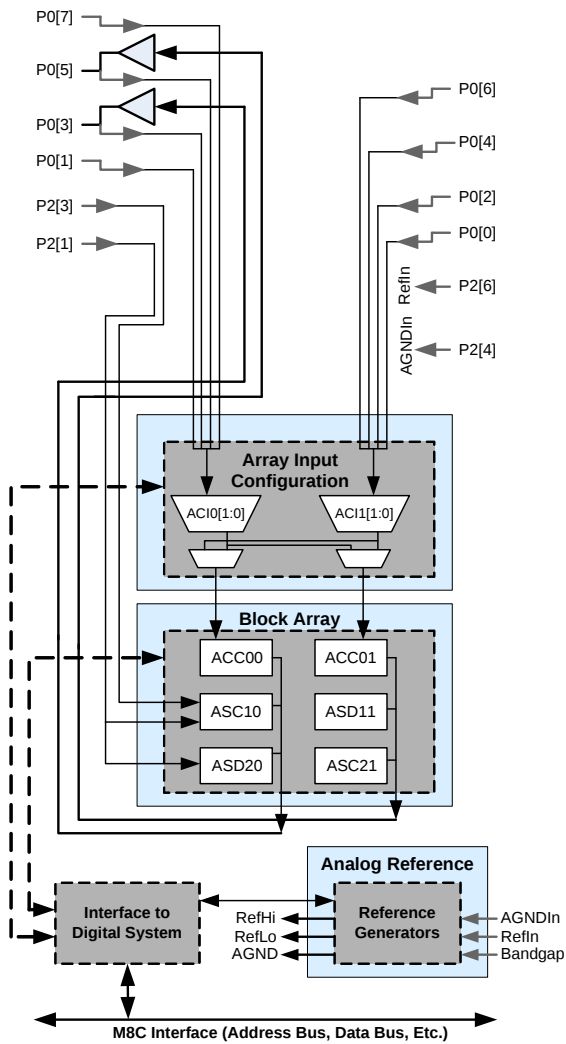
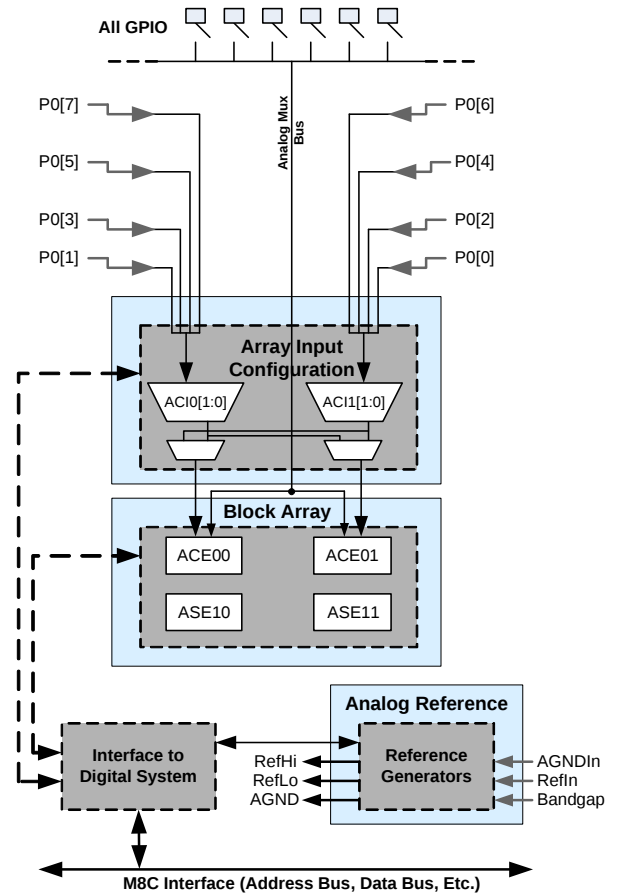


图 7. CY8C28x13 器件的模拟系统框图



系统资源

系统资源能够提供对整个系统非常有用的附加功能。有些系统资源已在前面章节中列出，除此之外还包括乘法器、多个抽取滤波器、开关电压泵、低压检测和上电复位。下面内容介绍了每种系统资源的优势：

- 数字时钟分频器能够提供三个可定制的时钟频率，以便在应用中使用。这些时钟既可以路由到数字系统，又可以路由到模拟系统。通过将数字 PSoC 模块作为时钟分频器使用，可以生成更多时钟。
- 乘累加 (MAC) 资源能够提供具有 32 位累加运算能力的 8 位快速乘法器，以便协助通用数学和数字滤波器。

- 多达 4 个抽取滤波器，能够针对数字信号处理应用（例如 Delta-Sigma ADC 和 CapSense 电容式感测）提供定制硬件滤波器。
- 多达 2 个 I²C 资源，能够通过两条线路提供 0 到 400 kHz 的通信。支持从设备、主设备和多主设备模式。I²C 资源具有硬件地址检测功能。
- 低压检测 (LVD) 中断可以在电压下降时向应用程序发出信号，而高级 POR（上电复位）电路则消除了系统监控方面的需要。
- 内部 1.3V 电压参考为 ADC、DAC 等模拟系统提供了一个绝对电压参考。
- 集成开关电压泵 (SMP) 能够利用单个 1.5 V 的电池生成正常工作电压，从而提供了一个低成本的升压转换器。

PSoC 器件特性

根据 PSoC 器件的特性，数字和模拟系统可具有 16、8 或 4 个数字模块，并有 12、6 或 4 个模拟模块。表 1 列出了特定 PSoC 器件系列所提供的资源。本数据手册中介绍的 PSoC 器件在表中突出显示。

表 1. PSoC 器件特性

PSoC 器件型号	数字 I/O	数字行	数字模块	模拟输入	模拟输出	模拟列	模拟模块	SRAM 大小	闪存大小
CY8C29x66	多达 64 个	4	16	多达 12 个	4	4	12	2 K	32 K
CY8C28xxx	多达 44 个	多达 3 个	多达 12 个	多达 44 个	多达 4 个	多达 6 个	多达 12 + 4 ^[2]	1 K	16 K
CY8C27x43	多达 44 个	2	8	多达 12 个	4	4	12	256	16K
CY8C24x94	多达 56 个	1	4	多达 48 个	2	2	6	1K	16K
CY8C24x23A	多达 24 个	1	4	多达 12 个	2	2	6	256	4 K
CY8C23x33	多达 26 个	1	4	多达 12 个	2	2	4	256	8 K
CY8C22x45	多达 38 个	2	8	多达 38 个	0	4	6 ^[2]	1 K	16 K
CY8C21x45	多达 24 个	1	4	多达 24 个	0	4	6 ^[2]	512	8 K
CY8C21x34	多达 28 个	1	4	多达 28 个	0	2	4 ^[2]	512	8 K
CY8C21x23	多达 16 个	1	4	多达 8 个	0	2	4 ^[2]	256	4 K
CY8C20x34	多达 28 个	0	0	多达 28 个	0	0	3 ^[2, 3]	512	8 K
CY8C20xx6	多达 36 个	0	0	多达 36 个	0	0	3 ^[2, 3]	高达 2 K	高达 32 K

注释：

2. 有限的模拟功能。
3. 两个模拟模块和一个 CapSense®。

本数据手册所涵盖的器件都具有相同的架构、规范和额定值。但在同一系列中，有些硬件资源的数量可能会因器件而异。下表列出了本数据手册所涵盖的特定器件子系列所提供的资源。

表 2. CY8C28xxx 器件特性

PSoC 器件编号	CapSense	数字模块	常规 模拟模块	限制 模拟模块	HW I ² C	抽取器	数字 I/O	模拟输入	模拟输出	模拟复用器 总线
CY8C28x03	无	12	0	0	2	0	多达 24 个	多达 8 个	0	0
CY8C28x13	有	12	0	4	1	2	多达 40 个	多达 40 个	0	2
CY8C28x23	无	12	6	0	2	2	多达 44 个	多达 10 个	2	0
CY8C28x33	有	12	6	4	1	4	多达 40 个	多达 40 个	2	2
CY8C28x43	无	12	12	0	2	4	多达 44 个	多达 44 个	4	2
CY8C28x45	有	12	12	4	2	4	多达 44 个	多达 44 个	4	2
CY8C28x52	有	8	12	4	1	4	多达 24 个	多达 24 个	4	2

开发工具

PSoC Designer™ 是革新的集成设计环境 (IDE)，您可以用来自定义 PSoC 以满足特定的应用需求。PSoC Designer 软件可加快系统的设计和上市进程。在拖放式设计环境中使用预先设定的模拟和数字外设库 (也称为用户模块) 来开发您的应用程序。然后，利用动态生成的应用编程接口 (API) 代码库来自定义您的设计。最后，在集成调试环境中调试并测试您的设计，包括在线仿真和标准的软件调试功能。PSoC Designer 包括：

- 应用编辑器图形用户界面 (GUI)，用于器件和用户模块配置和动态重配置
- 内容丰富的用户模块目录
- 集成的源码编辑器 (C 语言和汇编语言)
- 免费的 C 语言编译器 (无大小限制或时间限制)
- 内置调试器
- 在线仿真
- 通信接口内置支持：
 - 硬件和软件 I²C 从设备和主设备
 - 全速 USB 2.0
 - 最多四个全双工通用异步收发器 (UART)、SPI 主设备和从设备及无线模块

PSoC Designer 支持 PSoC 1 器件的整个库，并可在 Windows XP、Windows Vista 和 Windows 7 操作系统上运行。

PSoC Designer 软件子系统

设计入口

在芯片级视图中，选择需要使用的基本器件。然后选择不同的板上模拟和数字组件。这些组件采用 PSoC 模块并被称为用户模块。用户模块的示例包括模数转换器 (ADCs)、数模转换器 (DACs)、放大器和滤波器。为所选应用配置用户模块，并将它们互连并连接至适当的引脚。然后生成您的项目。这样会在项目中加入 API 和库，您可以使用它们来对应用进行编程。

通过此工具，用户还可以轻松开发多个配置和动态重配置。利用动态重新配置，可在运行时更改配置。实质上，通过动态重新配置，您可对某个应用使用超过 100% 的 PSoC 资源。

代码生成工具

这些代码生成工具能够在 PSoC Designer 界面内无缝工作，并已采用一整套调试工具进行测试，您可以使用 C 语言、汇编语言或两者进行开发设计。

汇编器。汇编器可使汇编代码与 C 语言代码无缝合并。链接库会自动使用绝对寻址，或在相对模式下进行编译，然后与其他软件模块连接，以实现绝对寻址。

C 语言编译器。C 语言编译器支持 PSoC 系列器件。这些产品可让您为 PSoC 系列器件创建完整的 C 语言程序。优化的 C 语言编译器能够提供针对 PSoC 架构定制的所有 C 语言功能。此外，还提供了各个嵌入式库。这些库能够提供端口和总线操作、标准键盘和显示器支持，以及扩展的数学功能。

调试器

PSoC Designer 提供的调试环境具有硬件在线仿真功能，不仅可提供了 PSoC 器件的内部视图，而且可让您在物理系统中测试程序。借助调试器命令，可对数据存储器进行读 / 编程及读 / 写操作，对 I/O 寄存器进行读 / 写操作。可对 CPU 寄存器进行读 / 写操作、设置和清除断点，以及提供程序运行、暂停和步进控制。调试器还可让您创建相关寄存器和存储器位置的跟踪缓冲区。

在线帮助系统

在线帮助系统可提供与上下文相关的在线帮助。每个功能子系统都有上下文关联的帮助，以便提供程式化的快速参考。此外，该系统还提供相关教程及指向常见问题和在线支持论坛的链接，以帮助设计人员入门。

在线仿真器

功能强大的低成本在线仿真器 (ICE) 可支持开发工作。该硬件为可编程单器件。

仿真器包含一个通过 USB 端口连接到 PC 的基本装置。这个基本装置是通用的，它能够与所有的 PSoC 器件一起使用。您可以单独购买任意器件系列的仿真转接板。仿真转接板取代了目标电路板中的 PSoC 器件并可执行全速 (24 MHz) 操作。

使用 PSoC Designer 进行设计

PSoC 器件的开发过程不同于传统的固定功能微处理器的开发过程。可配置的模拟和数字硬件模块为 PSoC 架构提供了独特的灵活性，有助于在开发期间管理规范变更，并降低库存成本。这些可配置的资源（称为 PSoC 模块）能够实现多种可供用户选择的功能。PSoC 开发过程如下：

1. 选择用户模块。
2. 配置用户模块。
3. 组织和连接。
4. 生成、验证和调试。

选择用户模块

PSoC Designer 提供了一个预建且预测试的硬件外设组件库，被称为“用户模块”。使用用户模块可使选择和实现外设器件（包括模拟和数字器件）变得非常简单。

配置用户模块

所选的每个用户模块都能够建立用于实现所选功能的基本寄存器设置。此外，它们还提供了参数和属性，用于方便您针对特定应用进行准确配置。例如，PWM 用户模块能够配置一个或多个数字 PSoC 模块（每 8 位分辨率使用一个模块）。借助这些参数，您可以确定脉宽和占空比。请根据所选应用配置相应的参数和属性。您可以直接输入某个值或从下拉菜单中选择。在 PSoC Designer 或赛普拉斯公司网站上，您可以查看相应数据手册中所介绍的所有用户模块。这些 [用户模块数据手册](#) 介绍了用户

模块的内部操作并提供了性能规范。每个数据手册均描述了各个用户模块参数的用途，以及成功实现设计所需要的其他信息。

组织和连接

通过互连用户模块，并与 I/O 引脚连接，您可以在芯片级构建信号链。通过选择、配置和布线，可完全控制所有片上资源的使用。

生成、验证和调试

当准备好硬件配置的测试或要开发项目代码时，请执行“生成配置文件”这一步骤。这样会使 PSoC Designer 生成源代码，而源代码会自动按照您的规范配置器件，并为系统提供软件。生成的代码提供了具有高级功能的应用编程接口（API），以便在运行时控制和响应硬件事件，另外还提供了可根据需要调整的中断服务例程。

完善的代码开发环境可让您使用 C 语言和 / 或汇编语言来开发和自定义应用。

开发过程的最后一步是在 PSoC Designer 的调试器（单击 Connect 图标访问）中完成的。PSoC Designer 会将 HEX 文件下载到全速运行的在线仿真器（ICE）中。PSoC Designer 的调试功能优于具有类似功能但成本却高出数倍的系统。除了传统的单步执行、运行到断点以及监视变量功能外，调试接口还提供了大型跟踪缓冲器。这样，您可以定义复杂的断点事件，如监控地址和数据总线值、存储器位置以及外部信号。

引脚分布

本节说明、列出并展示了 CY8C28xxx PSoc 器件的引脚和引脚分布。

CY8C28xxx PSoc 器件有多种封装可供选择，具体请参见后续表格。每个端口引脚（标有“P”）均能用作数字 I/O。但是，V_{SS}、V_{DD}、SMP 和 XRES 不能用作数字 I/O。

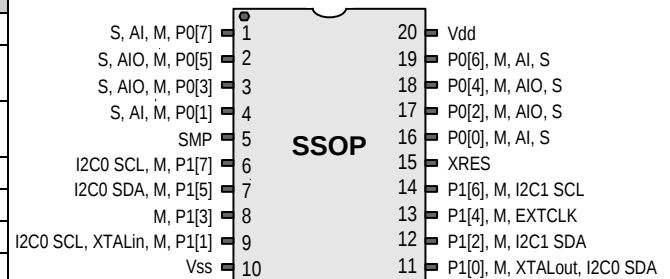
20 引脚器件的引脚分布

表 3. 20 引脚器件的引脚分布（SSOP）

引脚编号	类型		引脚名称	说明
	数字	模拟		
1	I/O	I、M、S	P0[7]	模拟列复用器和 SAR ADC 输入。[5]
2	I/O	I/O、M、S	P0[5]	模拟列复用器和 SAR ADC 输入。模拟列输出。[5、6]
3	I/O	I/O、M、S	P0[3]	模拟列复用器和 SAR ADC 输入。模拟列输出。[5、6]
4	I/O	I、M、S	P0[1]	模拟列复用器和 SAR ADC 输入。[5]
5	输出		SMP	开关电压泵（SMP）连接至外部组件。
6	I/O	M	P1[7]	I2C0 串行时钟（SCL）。I2C0 SCL, XTALin, M, P1[1]
7	I/O	M	P1[5]	I2C0 串行数据（SDA）。I2C0 SDA, M, P1[5]
8	I/O	M	P1[3]	
9	I/O	M	P1[1]	晶振输入（XTALin）、I2C0 串行时钟（SCL）、ISSP-SCLK[4]。
10	电源		V _{SS}	接地。
11	I/O	M	P1[0]	晶振输出（XTALout）、I2C0 串行数据（SDA）、ISSP-SDATA[4]。
12	I/O	M	P1[2]	I2C1 串行数据（SDA）。[7]
13	I/O	M	P1[4]	可选外部时钟输入（EXTCLK）。P1[4], M, EXTCLK
14	I/O	M	P1[6]	I2C1 串行时钟（SCL）。[7]
15	输入		XRES	采用内部下拉电阻的高电平有效外部复位。
16	I/O	I、M、S	P0[0]	模拟列复用器和 SAR ADC 输入。[5]
17	I/O	I/O、M、S	P0[2]	模拟列复用器和 SAR ADC 输入。模拟列输出。[5、8]
18	I/O	I/O、M、S	P0[4]	模拟列复用器和 SAR ADC 输入。模拟列输出。[5、8]
19	I/O	I、M、S	P0[6]	模拟列复用器和 SAR ADC 输入。[5]
20	电源		V _{DD}	电源电压。

注释：A = 模拟，I = 输入，O = 输出，S = SAR ADC 输入，M = 模拟复用器总线输入。

CY8C28243 的 20 引脚 PSoc 器件



注释：

- 这些是 ISSP 引脚，在 POR（上电复位）时不处于高阻态。有关详细信息，请参见 CY8C28xxx PSoc 器件的 *PSoc 技术参考手册*。
- CY8C28x52 和 CY8C28x23 器件没有任何 SAR ADC。因此，对于这些器件而言，此引脚不能用作 SAR ADC 输入。
- CY8C28x13 和 CY8C28x03 器件没有任何模拟输出缓冲区。因此，对于这些器件而言，此引脚不能用作模拟列输出。
- CY8C28x52、CY8C28x13 和 CY8C28x33 器件只有一个 I2C 模块。因此，对于这些器件而言，此 GPIO 不能用作 I2C 引脚。
- CY8C28x33、CY8C28x23、CY8C28x13 和 CY8C28x03 器件没有用于此引脚的模拟输出缓冲区。因此，对于这些器件而言，此引脚不能用作模拟列输出。

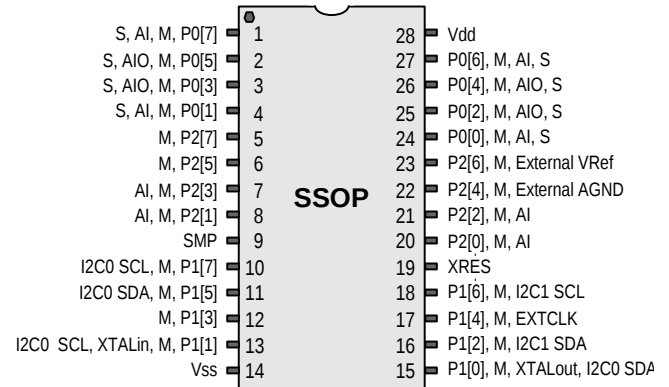
28 引脚器件的引脚分布

表 4. 28 引脚器件的引脚分布（SSOP）

引脚 编号	类型		引脚 名称	说明
	数字	模拟		
1	I/O	I、M、S	P0[7]	模拟列复用器和 SAR ADC 输入。[5]
2	I/O	I/O、 M、S	P0[5]	模拟列复用器和 SAR ADC 输入。模拟 列输出。[5、6]
3	I/O	I/O、 M、S	P0[3]	模拟列复用器和 SAR ADC 输入。模拟 列输出。[5、6]
4	I/O	I、M、S	P0[1]	模拟列复用器和 SAR ADC 输入。[5]
5	I/O	M	P2[7]	
6	I/O	M	P2[5]	
7	I/O	I、M	P2[3]	直接切换电容模块输入。[9]
8	I/O	I、M	P2[1]	直接切换电容模块输入。[9]
9	输出		SMP	开关电压泵（SMP）连接至外部组件。
10	I/O	M	P1[7]	I2C0 串行时钟（SCL）。
11	I/O	M	P1[5]	I2C0 串行数据（SDA）。
12	I/O	M	P1[3]	
13	I/O	M	P1[1]	晶振输入（XTALin）、I2C0 串行时钟 （SCL）、ISSP-SCLK[4]。
14	电源		V _{SS}	接地。
15	I/O	M	P1[0]	晶振输出（XTALout）、I2C0 串行数据 （SDA）、ISSP-SDATA[4]。
16	I/O	M	P1[2]	I2C1 串行数据（SDA）。[7]
17	I/O	M	P1[4]	可选外部时钟输入（EXTCLK）。
18	I/O	M	P1[6]	I2C1 串行时钟（SCL）。[7]
19	输入		XRES	采用内部下拉电阻的高电平有效外部复 位。
20	I/O	I、M	P2[0]	直接切换电容模块输入。[10]
21	I/O	I、M	P2[2]	直接切换电容模块输入。[10]
22	I/O	M	P2[4]	外部模拟接地（AGND）。
23	I/O	M	P2[6]	外部参考电压（VRef）。
24	I/O	I、M、S	P0[0]	模拟列复用器和 SAR ADC 输入。[5]
25	I/O	I/O、 M、S	P0[2]	模拟列复用器和 SAR ADC 输入。模拟 列输出。[5、8]
26	I/O	I/O、 M、S	P0[4]	模拟列复用器和 SAR ADC 输入。模拟 列输出。[5、8]
27	I/O	I、M、S	P0[6]	模拟列复用器和 SAR ADC 输入。[5]
28	电源		V _{DD}	供电电压。

注释：A = 模拟，I = 输入，O = 输出，S = SAR ADC 输入，M = 模拟复用器总线输入。

CY8C28403、CY8C28413、CY8C28433、CY8C28445 和
CY8C28452 28 引脚 PSoc 器件



注释：

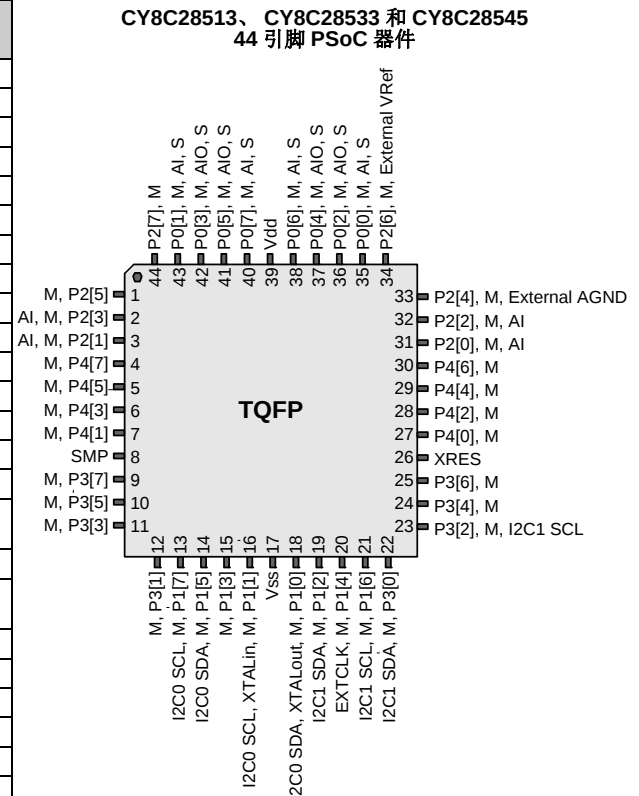
9. 此引脚不是 CY8C28x03 和 CY8C28x13 器件的直接开关电容模块模拟输入。
10. 对于 CY8C28x03、CY8C28x13、CY8C28x23 和 CY8C28x33 器件而言，此引脚不是直接开关电容模块模拟输入。

44 引脚器件的引脚分布

表 5. 44 引脚器件的引脚分布 (TQFP)

引脚 编号	类型		引脚 名称	说明
	数字	模拟		
1	I/O	M	P2[5]	
2	I/O	I、M	P2[3]	直接切换电容模块输入。[9]
3	I/O	I、M	P2[1]	直接切换电容模块输入。[9]
4	I/O	M	P4[7]	
5	I/O	M	P4[5]	
6	I/O	M	P4[3]	
7	I/O	M	P4[1]	
8	输出		SMP	开关电压泵 (SMP) 连接至外部组件。
9	I/O	M	P3[7]	
10	I/O	M	P3[5]	
11	I/O	M	P3[3]	
12	I/O	M	P3[1]	
13	I/O	M	P1[7]	I2C0 串行时钟 (SCL)。
14	I/O	M	P1[5]	I2C0 串行数据 (SDA)。
15	I/O	M	P1[3]	
16	I/O	M	P1[1]	晶振输入 (XTALin)、I2C0 串行时钟 (SCL)、ISSP-SCLK[4]。
17	电源		V _{SS}	接地。
18	I/O	M	P1[0]	晶振输出 (XTALout)、I2C0 串行数据 (SDA)、ISSP-SDATA[4]。
19	I/O	M	P1[2]	I2C1 串行数据 (SDA)。[7]
20	I/O	M	P1[4]	可选外部时钟输入 (EXTCLK)。
21	I/O	M	P1[6]	I2C1 串行时钟 (SCL)。[7]
22	I/O	M	P3[0]	I2C1 串行数据 (SDA)。[7]
23	I/O	M	P3[2]	I2C1 串行时钟 (SCL)。[7]
24	I/O	M	P3[4]	
25	I/O	M	P3[6]	
26	输入		XRES	采用内部下拉电阻的高电平有效外部复位。
27	I/O	M	P4[0]	
28	I/O	M	P4[2]	
29	I/O	M	P4[4]	
30	I/O	M	P4[6]	
31	I/O	I、M	P2[0]	直接切换电容模块输入。[10]
32	I/O	I、M	P2[2]	直接切换电容模块输入。[10]
33	I/O	M	P2[4]	外部模拟接地 (AGND)。
34	I/O	M	P2[6]	外部参考电压 (VRef)。
35	I/O	I、M、S	P0[0]	模拟列复用器和 SAR ADC 输入。[5]
36	I/O	I/O、M、S	P0[2]	模拟列复用器和 SAR ADC 输入。模拟列输出。[5、8]
37	I/O	I/O、M、S	P0[4]	模拟列复用器和 SAR ADC 输入。模拟列输出。[5、8]
38	I/O	I、M、S	P0[6]	模拟列复用器和 SAR ADC 输入。[5]
39	电源		V _{DD}	电源电压。
40	I/O	I、M、S	P0[7]	模拟列复用器和 SAR ADC 输入。[5]
41	I/O	I/O、M、S	P0[5]	模拟列复用器和 SAR ADC 输入。模拟列输出。[5、6]
42	I/O	I/O、M、S	P0[3]	模拟列复用器和 SAR ADC 输入。模拟列输出。[5、6]
43	I/O	I、M、S	P0[1]	模拟列复用器和 SAR ADC 输入。[5]
44	I/O		P2[7]	

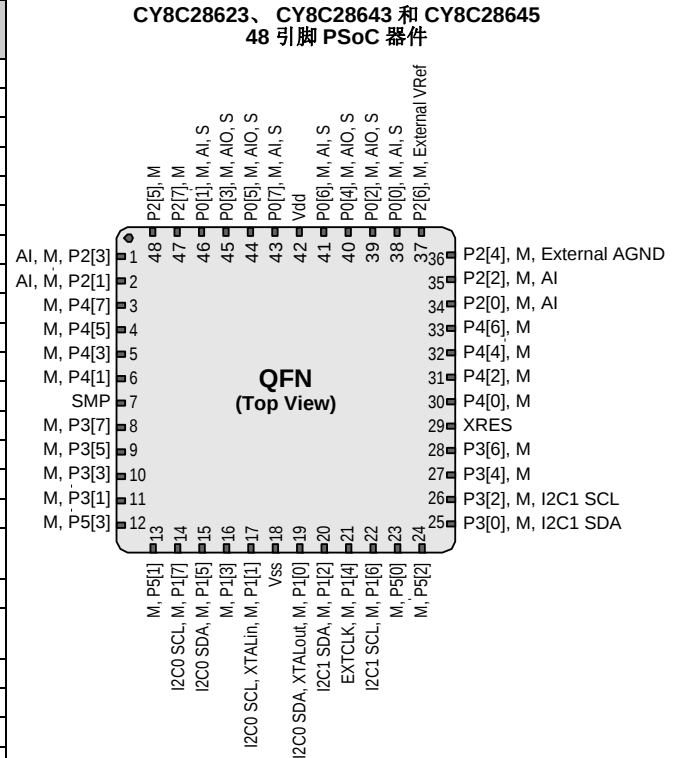
注释: A = 模拟, I = 输入, O = 输出, S = SAR ADC 输入, M = 模拟复用器总线输入。



48 引脚器件的引脚分布

表 6. 48 引脚器件的引脚分布 (QFN^[11])

引脚 编号	类型		引脚 名称	说明
	数字	模拟		
1	I/O	I、M	P2[3]	直接切换电容模块输入。 ^[9]
2	I/O	I、M	P2[1]	直接切换电容模块输入。 ^[9]
3	I/O	M	P4[7]	
4	I/O	M	P4[5]	
5	I/O	M	P4[3]	
6	I/O	M	P4[1]	
7	输出		SMP	开关电压泵 (SMP) 连接至外部组件。
8	I/O	M	P3[7]	
9	I/O	M	P3[5]	
10	I/O	M	P3[3]	
11	I/O	M	P3[1]	
12	I/O	M	P5[3]	
13	I/O	M	P5[1]	
14	I/O	M	P1[7]	I2C0 串行时钟 (SCL)。
15	I/O	M	P1[5]	I2C0 串行数据 (SDA)。
16	I/O	M	P1[3]	
17	I/O	M	P1[1]	晶振输入 (XTALin)、I2C0 串行时钟 (SCL)、ISSP-SCLK ^[4] 。
18	电源		V _{SS}	接地。
19	I/O	M	P1[0]	晶振输出 (XTALout)、I2C0 串行数据 (SDA)、ISSP-SDATA ^[4] 。
20	I/O	M	P1[2]	I2C1 串行数据 (SDA)。 ^[7]
21	I/O	M	P1[4]	可选外部时钟输入 (EXTCLK)。
22	I/O	M	P1[6]	I2C1 串行时钟 (SCL)。 ^[7]
23	I/O	M	P5[0]	
24	I/O	M	P5[2]	
25	I/O	M	P3[0]	I2C1 串行数据 (SDA)。 ^[7]
26	I/O	M	P3[2]	I2C1 串行时钟 (SCL)。 ^[7]
27	I/O	M	P3[4]	
28	I/O	M	P3[6]	
29	输入		XRES	采用内部下拉电阻的高电平有效外部复位。
30	I/O	M	P4[0]	
31	I/O	M	P4[2]	
32	I/O	M	P4[4]	
33	I/O	M	P4[6]	
34	I/O	I、M	P2[0]	直接切换电容模块输入。 ^[10]
35	I/O	I、M	P2[2]	直接切换电容模块输入。 ^[10]
36	I/O	M	P2[4]	外部模拟接地 (AGND)。
37	I/O	M	P2[6]	外部参考电压 (V _{Ref})。
38	I/O	I、M、S	P0[0]	模拟列复用器和 SAR ADC 输入。 ^[5]
39	I/O	I/O、M、S	P0[2]	模拟列复用器和 SAR ADC 输入。模拟列输出。 ^[5、8]
40	I/O	I/O、M、S	P0[4]	模拟列复用器和 SAR ADC 输入。模拟列输出。 ^[5、8]



引脚 编号	类型		引脚 名称	说明
	数字	模拟		
41	I/O	I、M、S	P0[6]	模拟列复用器和 SAR ADC 输入。 ^[5]
42	电源		V _{DD}	电源电压。
43	I/O	I、M、S	P0[7]	模拟列复用器和 SAR ADC 输入。 ^[5]
44	I/O	I/O、M、S	P0[5]	模拟列复用器和 SAR ADC 输入。模拟列输出。 ^[5、6]
45	I/O	I/O、M、S	P0[3]	模拟列复用器和 SAR ADC 输入。模拟列输出。 ^[5、6]
46	I/O	I、M、S	P0[1]	模拟列复用器和 SAR ADC 输入。 ^[5]
47	I/O	M	P2[7]	
48	I/O	M	P2[5]	

注释: A = 模拟, I = 输入, O = 输出, S = SAR ADC 输入, M = 模拟复用器总线输入。

注释:

11. QFN 封装具有一个中心焊盘, 该焊盘必须连接至接地引脚 (V_{SS})

56 引脚器件的引脚分布

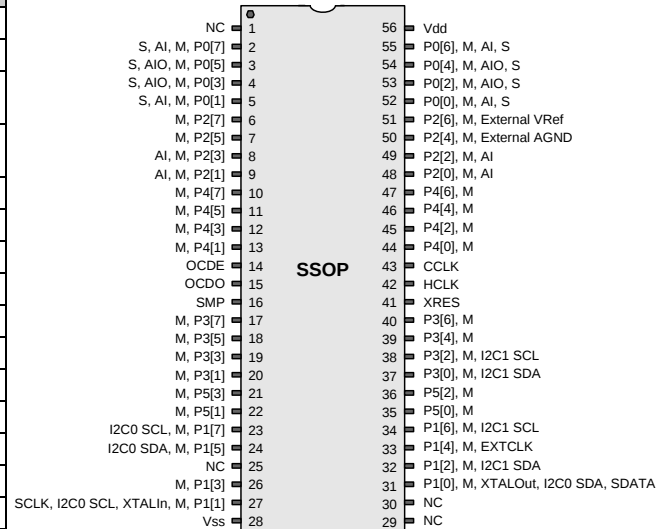
56 引脚 SSOP 器件适用于 CY8C28000 片上调试（OCD）PSoC 器件。

注意：此器件仅用于在线调试。不能用于生产。

表 7. 56 引脚器件的引脚分布（SSOP）

引脚 编号	类型		引脚 名称	说明
	数字	模拟		
1			NC	无连接。
2	I/O	I、M、S	P0[7]	模拟列复用器和 SAR ADC 输入。
3	I/O	I/O、M、S	P0[5]	模拟列复用器和 SAR ADC 输入。模拟列输出。
4	I/O	I/O、M、S	P0[3]	模拟列复用器和 SAR ADC 输入。模拟列输出。
5	I/O	I、M、S	P0[1]	模拟列复用器和 SAR ADC 输入。
6	I/O	M	P2[7]	
7	I/O	M	P2[5]	
8	I/O	I	P2[3]	直接切换电容模块输入。
9	I/O	I	P2[1]	直接切换电容模块输入。
10	I/O	M	P4[7]	
11	I/O	M	P4[5]	
12	I/O	I、M	P4[3]	
13	I/O	I、M	P4[1]	
14	OCD	M	OCDE	OCD 偶数据 I/O。
15	OCD	M	OCDO	OCD 奇数据输出。
16	输出		SMP	开关电压泵（SMP）连接至所需的外部组件。
17	I/O	M	P3[7]	
18	I/O	M	P3[5]	
19	I/O	M	P3[3]	
20	I/O	M	P3[1]	
21	I/O	M	P5[3]	
22	I/O	M	P5[1]	
23	I/O	M	P1[7]	I2C0 串行时钟（SCL）。
24	I/O	M	P1[5]	I2C0 串行数据（SDA）。
25			NC	无连接。
26	I/O	M	P1[3]	
27	I/O	M	P1[1]	晶振输入（XTALin）、I2C0 串行时钟（SCL）、ISSP-SCLK ^[4] 。
28	电源		V _{SS}	接地。
29			NC	无连接。
30			NC	无连接。
31	I/O	M	P1[0]	晶振输出（XTALout）、I2C0 串行数据（SDA）、ISSP-SDATA ^[4] 。
32	I/O	M	P1[2]	I2C1 串行数据（SDA）。
33	I/O	M	P1[4]	可选外部时钟输入（EXTCLK）。
34	I/O	M	P1[6]	I2C1 串行时钟（SCL）。
35	I/O	M	P5[0]	
36	I/O	M	P5[2]	
37	I/O	M	P3[0]	I2C1 串行数据（SDA）。
38	I/O	M	P3[2]	I2C1 串行时钟（SCL）。
39	I/O	M	P3[4]	
40	I/O	M	P3[6]	

CY8C28000 56 引脚 PSoC 器件



不能用于生产

表 7. 56 引脚器件的引脚分布（SSOP）（续）

引脚 编号	类型		引脚名 称	说明
	数字	模拟		
41	输入		XRES	采用内部下拉电阻的高电平有效外部复位。
42	OCD	M	HCLK	OCD 高速时钟输出。
43	OCD	M	CCLK	OCD CPU 时钟输出。
44	I/O	M	P4[0]	
45	I/O	M	P4[2]	
46	I/O	M	P4[4]	
47	I/O	M	P4[6]	
48	I/O	I、M	P2[0]	直接切换电容模块输入。
49	I/O	I、M	P2[2]	直接切换电容模块输入。
50	I/O	M	P2[4]	外部模拟接地（AGND）。
51	I/O	M	P2[6]	外部参考电压（VRef）。
52	I/O	I、M、S	P0[0]	模拟列复用器和 SAR ADC 输入。
53	I/O	I/O、M、S	P0[2]	模拟列复用器和 SAR ADC 输入。模拟列输出。
54	I/O	I/O、M、S	P0[4]	模拟列复用器和 SAR ADC 输入。模拟列输出。
55	I/O	I、M、S	P0[6]	模拟列复用器和 SAR ADC 输入。
56	电源		V _{DD}	电源电压。

注释：A = 模拟，I = 输入，O = 输出，S = SAR ADC 输入，M = 模拟复用器总线输入，OCD = 片上调试。

寄存器参考

本节列出了 CY8C28xxx PSoC 器件的寄存器。有关寄存器的详细信息，请参见 CY8C28xxx PSoC 器件的 *PSoC 技术参考手册*。

寄存器规范

下表列出了针对本节的寄存器规范。

规范	说明
R	读取寄存器或位
W	写入寄存器或位
L	逻辑寄存器或位
C	可清除的寄存器或位
#	根据位决定访问类型

寄存器映射表

CY8C28xxx PSoC 器件共有 512 个字节的寄存器地址空间。该寄存器空间也称为 I/O 空间，分为两个组。标记寄存器 (CPU_F) 中的 XIO 位用于确定 CPU 指令访问哪个寄存器组。如果设置了 XIO 位，CPU 指令会访问组 1 中的寄存器。如果清除了 XIO 位，CPU 指令会访问组 0 中的寄存器。

注意：在以下寄存器映射表中，空白字段为保留字段，请勿访问这些字段。

表 8. CY8C28x03 寄存器映射组 0 表：用户空间

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DR	00	RW	DBC20DR0	40	#		80		RD12RI	C0	RW
PRT0IE	01	RW	DBC20DR1	41	W		81		RD12SYN	C1	RW
PRT0GS	02	RW	DBC20DR2	42	RW		82		RD12IS	C2	RW
PRT0DM2	03	RW	DBC20CR0	43	#		83		RD12LT0	C3	RW
PRT1DR	04	RW	DBC21DR0	44	#		84		RD12LT1	C4	RW
PRT1IE	05	RW	DBC21DR1	45	W		85		RD12RO0	C5	RW
PRT1GS	06	RW	DBC21DR2	46	RW		86		RD12RO1	C6	RW
PRT1DM2	07	RW	DBC21CR0	47	#		87		RD12DSM	C7	RW
PRT2DR	08	RW	DCC22DR0	48	#		88			C8	
PRT2IE	09	RW	DCC22DR1	49	W		89			C9	
PRT2GS	0A	RW	DCC22DR2	4A	RW		8A			CA	
PRT2DM2	0B	RW	DCC22CR0	4B	#		8B			CB	
PRT3DR	0C	RW	DCC23DR0	4C	#		8C			CC	
PRT3IE	0D	RW	DCC23DR1	4D	W		8D			CD	
PRT3GS	0E	RW	DCC23DR2	4E	RW		8E			CE	
PRT3DM2	0F	RW	DCC23CR0	4F	#		8F			CF	
PRT4DR	10	RW		50			90		CUR_PP	D0	RW
PRT4IE	11	RW		51			91		STK_PP	D1	RW
PRT4GS	12	RW		52			92			D2	
PRT4DM2	13	RW		53			93		IDX_PP	D3	RW
PRT5DR	14	RW		54			94		MVR_PP	D4	RW
PRT5IE	15	RW		55			95		MVW_PP	D5	RW
PRT5GS	16	RW		56			96		I2C0_CFG	D6	RW
PRT5DM2	17	RW		57			97		I2C0_SCR	D7	#
	18			58			98		I2C0_DR	D8	RW
	19			59			99		I2C0_MSCR	D9	#
	1A			5A			9A		INT_CLR0	DA	RW
	1B			5B			9B		INT_CLR1	DB	RW
	1C			5C			9C		INT_CLR2	DC	RW
	1D			5D			9D		INT_CLR3	DD	RW
	1E			5E			9E		INT_MSK3	DE	RW
	1F			5F			9F		INT_MSK2	DF	RW
DBC00DR0	20	#		60			A0		INT_MSK0	E0	RW
DBC00DR1	21	W		61			A1		INT_MSK1	E1	RW
DBC00DR2	22	RW		62			A2		INT_VC	E2	RC
DBC00CR0	23	#		63			A3		RES_WDT	E3	W
DBC01DR0	24	#		64			A4		I2C1_SCR	E4	#
DBC01DR1	25	W		65			A5		I2C1_MSCR	E5	#
DBC01DR2	26	RW		66			A6			E6	
DBC01CR0	27	#	I2C1_DR	67	RW		A7			E7	
DCC02DR0	28	#		68		MUL1_X	A8	W	MUL0_X	E8	W
DCC02DR1	29	W		69		MUL1_Y	A9	W	MUL0_Y	E9	W
DCC02DR2	2A	RW	SADC_DH	6A	RW	MUL1_DH	AA	R	MUL0_DH	EA	R
DCC02CR0	2B	#	SADC_DL	6B	RW	MUL1_DL	AB	R	MUL0_DL	EB	R
DCC03DR0	2C	#	TMP_DR0	6C	RW	ACC1_DR1	AC	RW	ACC0_DR1	EC	RW
DCC03DR1	2D	W	TMP_DR1	6D	RW	ACC1_DR0	AD	RW	ACC0_DR0	ED	RW
DCC03DR2	2E	RW	TMP_DR2	6E	RW	ACC1_DR3	AE	RW	ACC0_DR3	EE	RW
DCC03CR0	2F	#	TMP_DR3	6F	RW	ACC1_DR2	AF	RW	ACC0_DR2	EF	RW
DBC10DR0	30	#		70		RD10RI	B0	RW		F0	
DBC10DR1	31	W		71		RD10SYN	B1	RW		F1	
DBC10DR2	32	RW		72		RD10IS	B2	RW		F2	
DBC10CR0	33	#		73		RD10LT0	B3	RW		F3	
DBC11DR0	34	#		74		RD10LT1	B4	RW		F4	
DBC11DR1	35	W		75		RD10RO0	B5	RW		F5	
DBC11DR2	36	RW		76		RD10RO1	B6	RW		F6	
DBC11CR0	37	#		77		RD10DSM	B7	RW	CPU_F	F7	RL
DCC12DR0	38	#		78		RD11RI	B8	RW		F8	
DCC12DR1	39	W		79		RD11SYN	B9	RW		F9	
DCC12DR2	3A	RW		7A		RD11IS	BA	RW		FA	
DCC12CR0	3B	#		7B		RD11LT0	BB	RW		FB	
DCC13DR0	3C	#		7C		RD11LT1	BC	RW		FC	
DCC13DR1	3D	W		7D		RD11RO0	BD	RW		FD	
DCC13DR2	3E	RW		7E		RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR0	3F	#		7F		RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 9. CY8C28x03 寄存器映射组 1 表：配置空间

名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问
PRT0DM0	00	RW	DBC20FN	40	RW		80		RD2RI	C0	RW
PRT0DM1	01	RW	DBC20IN	41	RW	SADC_TSCMPL	81	RW	RD2SYN	C1	RW
PRT0IC0	02	RW	DBC20OU	42	RW	SADC_TSCMPH	82	RW	RD2IS	C2	RW
PRT0IC1	03	RW	DBC20CR1	43	RW		83		RD2LT0	C3	RW
PRT1DM0	04	RW	DBC21FN	44	RW		84		RD2LT1	C4	RW
PRT1DM1	05	RW	DBC21IN	45	RW		85		RD2RO0	C5	RW
PRT1IC0	06	RW	DBC21OU	46	RW		86		RD2RO1	C6	RW
PRT1IC1	07	RW	DBC21CR1	47	RW		87		RD2DSM	C7	RW
PRT2DM0	08	RW	DCC22FN	48	RW		88			C8	
PRT2DM1	09	RW	DCC22IN	49	RW		89			C9	
PRT2IC0	0A	RW	DCC22OU	4A	RW		8A			CA	
PRT2IC1	0B	RW	DCC22CR1	4B	RW		8B			CB	
PRT3DM0	0C	RW	DCC23FN	4C	RW		8C			CC	
PRT3DM1	0D	RW	DCC23IN	4D	RW		8D			CD	
PRT3IC0	0E	RW	DCC23OU	4E	RW		8E			CE	
PRT3IC1	0F	RW	DCC23CR1	4F	RW		8F			CF	
PRT4DM0	10	RW		50			90		GDI_O_IN	D0	RW
PRT4DM1	11	RW		51			91		GDI_E_IN	D1	RW
PRT4IC0	12	RW		52			92		GDI_O_OU	D2	RW
PRT4IC1	13	RW		53			93		GDI_E_OU	D3	RW
PRT5DM0	14	RW		54			94			D4	
PRT5DM1	15	RW		55			95			D5	
PRT5IC0	16	RW		56			96			D6	
PRT5IC1	17	RW		57			97			D7	
	18			58			98			D8	
	19			59			99			D9	
	1A			5A			9A			DA	
	1B			5B			9B			DB	
	1C			5C			9C			DC	
	1D			5D			9D		OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBC00FN	20	RW		60		GDI_O_IN_CR	A0	RW	OSC_CR0	E0	RW
DBC00IN	21	RW		61		GDI_E_IN_CR	A1	RW	OSC_CR1	E1	RW
DBC00OU	22	RW		62		GDI_O_OU_CR	A2	RW	OSC_CR2	E2	RW
DBC00CR1	23	RW		63		GDI_E_OU_CR	A3	RW	VLT_CR	E3	RW
DBC01FN	24	RW		64		RTC_H	A4	RW	VLT_CMP	E4	RW
DBC01IN	25	RW		65		RTC_M	A5	RW		E5	
DBC01OU	26	RW		66		RTC_S	A6	RW		E6	
DBC01CR1	27	RW		67		RTC_CR	A7	RW		E7	
DCC02FN	28	RW		68		SADC_CR0	A8	RW	IMO_TR	E8	RW
DCC02IN	29	RW		69		SADC_CR1	A9	RW	ILO_TR	E9	RW
DCC02OU	2A	RW		6A		SADC_CR2	AA	RW	BDG_TR	EA	RW
DCC02CR1	2B	RW	I2C1_CFG	6B	RW	SADC_CR3	AB	RW	ECO_TR	EB	RW
DCC03FN	2C	RW	TMP_DR0	6C	RW	SADC_CR4	AC	RW		EC	
DCC03IN	2D	RW	TMP_DR1	6D	RW	I2C0_ADDR	AD	RW		ED	
DCC03OU	2E	RW	TMP_DR2	6E	RW	I2C1_ADDR	AE	RW		EE	
DCC03CR1	2F	RW	TMP_DR3	6F	RW	AMUX_CLK	AF	RW		EF	
DBC10FN	30	RW		70		RD10RI	B0	RW		F0	
DBC10IN	31	RW	SADC_TSCR0	71	RW	RD10SYN	B1	RW		F1	
DBC10OU	32	RW	SADC_TSCR1	72	RW	RD10IS	B2	RW		F2	
DBC10CR1	33	RW		73		RD10LT0	B3	RW		F3	
DBC11FN	34	RW		74		RD10LT1	B4	RW		F4	
DBC11IN	35	RW		75		RD10RO0	B5	RW		F5	
DBC11OU	36	RW		76		RD10RO1	B6	RW		F6	
DBC11CR1	37	RW		77		RD10DSM	B7	RW	CPU_F	F7	RL
DCC12FN	38	RW		78		RD11RI	B8	RW		F8	
DCC12IN	39	RW		79		RD11SYN	B9	RW		F9	
DCC12OU	3A	RW		7A		RD11IS	BA	RW	FLS_PR1	FA	RW
DCC12CR1	3B	RW		7B		RD11LT0	BB	RW		FB	
DCC13FN	3C	RW		7C		RD11LT1	BC	RW		FC	
DCC13IN	3D	RW		7D		RD11RO0	BD	RW		FD	
DCC13OU	3E	RW		7E		RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR1	3F	RW		7F		RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 10. CY8C28x13 寄存器映射组 0 表：用户空间

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DR	00	RW	DBC20DR0	40	#		80		RD12RI	C0	RW
PRT0IE	01	RW	DBC20DR1	41	W		81		RD12SYN	C1	RW
PRT0GS	02	RW	DBC20DR2	42	RW		82		RD12IS	C2	RW
PRT0DM2	03	RW	DBC20CR0	43	#		83		RD12LT0	C3	RW
PRT1DR	04	RW	DBC21DR0	44	#		84		RD12LT1	C4	RW
PRT1IE	05	RW	DBC21DR1	45	W		85		RD12RO0	C5	RW
PRT1GS	06	RW	DBC21DR2	46	RW		86		RD12RO1	C6	RW
PRT1DM2	07	RW	DBC21CR0	47	#		87		RD12DSM	C7	RW
PRT2DR	08	RW	DCC22DR0	48	#		88			C8	
PRT2IE	09	RW	DCC22DR1	49	W		89			C9	
PRT2GS	0A	RW	DCC22DR2	4A	RW		8A			CA	
PRT2DM2	0B	RW	DCC22CR0	4B	#		8B			CB	
PRT3DR	0C	RW	DCC23DR0	4C	#		8C			CC	
PRT3IE	0D	RW	DCC23DR1	4D	W		8D			CD	
PRT3GS	0E	RW	DCC23DR2	4E	RW		8E			CE	
PRT3DM2	0F	RW	DCC23CR0	4F	#		8F			CF	
PRT4DR	10	RW		50			90		CUR_PP	D0	RW
PRT4IE	11	RW		51			91		STK_PP	D1	RW
PRT4GS	12	RW		52			92			D2	
PRT4DM2	13	RW		53			93		IDX_PP	D3	RW
PRT5DR	14	RW		54			94		MVR_PP	D4	RW
PRT5IE	15	RW		55			95		MVW_PP	D5	RW
PRT5GS	16	RW		56			96		I2C0_CFG	D6	RW
PRT5DM2	17	RW		57			97		I2C0_SCR	D7	#
	18			58			98		I2C0_DR	D8	RW
	19			59			99		I2C0_MSCR	D9	#
	1A			5A			9A		INT_CLR0	DA	RW
	1B			5B			9B		INT_CLR1	DB	RW
	1C			5C			9C		INT_CLR2	DC	RW
	1D			5D			9D		INT_CLR3	DD	RW
	1E			5E			9E		INT_MSK3	DE	RW
	1F			5F			9F		INT_MSK2	DF	RW
DBC00DR0	20	#		60		DEC0_DH	A0	RC	INT_MSK0	E0	RW
DBC00DR1	21	W	AMUX_CFG	61	RW	DEC0_DL	A1	RC	INT_MSK1	E1	RW
DBC00DR2	22	RW		62		DEC1_DH	A2	RC	INT_VC	E2	RC
DBC00CR0	23	#		63		DEC1_DL	A3	RC	RES_WDT	E3	W
DBC01DR0	24	#		64			A4			E4	
DBC01DR1	25	W		65			A5			E5	
DBC01DR2	26	RW		66			A6		DEC_CR0*	E6	RW
DBC01CR0	27	#		67			A7		DEC_CR1*	E7	RW
DCC02DR0	28	#		68		MUL1_X	A8	W	MUL0_X	E8	W
DCC02DR1	29	W		69		MUL1_Y	A9	W	MUL0_Y	E9	W
DCC02DR2	2A	RW	SADC_DH	6A	RW	MUL1_DH	AA	R	MUL0_DH	EA	R
DCC02CR0	2B	#	SADC_DL	6B	RW	MUL1_DL	AB	R	MUL0_DL	EB	R
DCC03DR0	2C	#	TMP_DR0	6C	RW	ACC1_DR1	AC	RW	ACC0_DR1	EC	RW
DCC03DR1	2D	W	TMP_DR1	6D	RW	ACC1_DR0	AD	RW	ACC0_DR0	ED	RW
DCC03DR2	2E	RW	TMP_DR2	6E	RW	ACC1_DR3	AE	RW	ACC0_DR3	EE	RW
DCC03CR0	2F	#	TMP_DR3	6F	RW	ACC1_DR2	AF	RW	ACC0_DR2	EF	RW
DBC10DR0	30	#		70		RD10RI	B0	RW		F0	
DBC10DR1	31	W		71		RD10SYN	B1	RW		F1	
DBC10DR2	32	RW		72		RD10IS	B2	RW		F2	
DBC10CR0	33	#		73		RD10LT0	B3	RW		F3	
DBC11DR0	34	#		74		RD10LT1	B4	RW		F4	
DBC11DR1	35	W		75		RD10RO0	B5	RW		F5	
DBC11DR2	36	RW		76		RD10RO1	B6	RW		F6	
DBC11CR0	37	#		77		RD10DSM	B7	RW	CPU_F	F7	RL
DCC12DR0	38	#		78		RD11RI	B8	RW		F8	
DCC12DR1	39	W		79		RD11SYN	B9	RW		F9	
DCC12DR2	3A	RW		7A		RD11IS	BA	RW		FA	
DCC12CR0	3B	#		7B		RD11LT0	BB	RW		FB	
DCC13DR0	3C	#		7C		RD11LT1	BC	RW	DAC1_D	FC	RW
DCC13DR1	3D	W		7D		RD11RO0	BD	RW	DAC0_D	FD	RW
DCC13DR2	3E	RW		7E		RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR0	3F	#		7F		RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 11. CY8C28x13 寄存器映射组 1 表：配置空间

名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问
PRT0DM0	00	RW	DBC20FN	40	RW		80		RD12RI	C0	RW
PRT0DM1	01	RW	DBC20IN	41	RW	SADC_TSCMPL	81	RW	RD12SYN	C1	RW
PRT0IC0	02	RW	DBC20OU	42	RW	SADC_TSCMPH	82	RW	RD12IS	C2	RW
PRT0IC1	03	RW	DBC20CR1	43	RW	ACE_AMD_CR1	83	RW	RD12LT0	C3	RW
PRT1DM0	04	RW	DBC21FN	44	RW		84		RD12LT1	C4	RW
PRT1DM1	05	RW	DBC21IN	45	RW	ACE_PWM_CR	85	RW	RD12RO0	C5	RW
PRT1IC0	06	RW	DBC21OU	46	RW	ACE_ADC0_CR	86	RW	RD12RO1	C6	RW
PRT1IC1	07	RW	DBC21CR1	47	RW	ACE_ADC1_CR	87	RW	RD12DSM	C7	RW
PRT2DM0	08	RW	DCC22FN	48	RW		88			C8	
PRT2DM1	09	RW	DCC22IN	49	RW	ACE_CLK_CR0	89	RW		C9	
PRT2IC0	0A	RW	DCC22OU	4A	RW	ACE_CLK_CR1	8A	RW		CA	
PRT2IC1	0B	RW	DCC22CR1	4B	RW	ACE_CLK_CR3	8B	RW		CB	
PRT3DM0	0C	RW	DCC23FN	4C	RW		8C	RW		CC	
PRT3DM1	0D	RW	DCC23IN	4D	RW	ACE01CR1	8D	RW		CD	
PRT3IC0	0E	RW	DCC23OU	4E	RW	ACE01CR2	8E	RW		CE	
PRT3IC1	0F	RW	DCC23CR1	4F	RW	ASE11CR0	8F	RW		CF	
PRT4DM0	10	RW		50			90		GDI_O_IN	D0	RW
PRT4DM1	11	RW		51		DEC0_CR0	91	RW	GDI_E_IN	D1	RW
PRT4IC0	12	RW		52		DEC_CR3	92	RW	GDI_O_OU	D2	RW
PRT4IC1	13	RW		53			93		GDI_E_OU	D3	RW
PRT5DM0	14	RW		54			94		DEC0_CR	D4	RW
PRT5DM1	15	RW		55		DEC1_CR0	95	RW	DEC1_CR	D5	RW
PRT5IC0	16	RW		56			96			D6	
PRT5IC1	17	RW		57			97			D7	
	18			58			98		MUX_CR0	D8	RW
	19			59			99		MUX_CR1	D9	RW
	1A			5A		DEC_CR5	9A	RW	MUX_CR2	DA	RW
	1B			5B			9B		MUX_CR3	DB	RW
	1C			5C			9C		IDAC_CR1	DC	RW
	1D			5D			9D		OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBC00FN	20	RW		60		GDI_O_IN_CR	A0	RW	OSC_CR0	E0	RW
DBC00IN	21	RW		61		GDI_E_IN_CR	A1	RW	OSC_CR1	E1	RW
DBC00OU	22	RW		62		GDI_O_OU_CR	A2	RW	OSC_CR2	E2	RW
DBC00CR1	23	RW		63		GDI_E_OU_CR	A3	RW	VLT_CR	E3	RW
DBC01FN	24	RW		64		RTC_H	A4	RW	VLT_CMP	E4	RW
DBC01IN	25	RW		65		RTC_M	A5	RW	ADC0_TR	E5	RW
DBC01OU	26	RW		66		RTC_S	A6	RW	ADC1_TR	E6	RW
DBC01CR1	27	RW		67		RTC_CR	A7	RW	IDAC_CR2	E7	RW
DCC02FN	28	RW		68		SADC_CR0	A8	RW	IMO_TR	E8	RW
DCC02IN	29	RW		69		SADC_CR1	A9	RW	ILO_TR	E9	RW
DCC02OU	2A	RW	AMUX_CFG1	6A	RW	SADC_CR2	AA	RW	BDG_TR	EA	RW
DCC02CR1	2B	RW		6B		SADC_CR3	AB	RW	ECO_TR	EB	RW
DCC03FN	2C	RW	TMP_DR0	6C	RW	SADC_CR4	AC	RW	MUX_CR4	EC	RW
DCC03IN	2D	RW	TMP_DR1	6D	RW	I2C0_ADDR	AD	RW	MUX_CR5	ED	RW
DCC03OU	2E	RW	TMP_DR2	6E	RW		AE			EE	
DCC03CR1	2F	RW	TMP_DR3	6F	RW	AMUX_CLK	AF	RW		EF	
DBC10FN	30	RW		70		RD10RI	B0	RW		F0	
DBC10IN	31	RW	SADC_TSCR0	71	RW	RD10SYN	B1	RW		F1	
DBC10OU	32	RW	SADC_TSCR1	72	RW	RD10IS	B2	RW		F2	
DBC10CR1	33	RW	ACE_AMD_CR0	73	RW	RD10LT0	B3	RW		F3	
DBC11FN	34	RW		74		RD10LT1	B4	RW		F4	
DBC11IN	35	RW	ACE_AMX_IN	75	RW	RD10RO0	B5	RW		F5	
DBC11OU	36	RW	ACE_CMP_CR0	76	RW	RD10RO1	B6	RW		F6	
DBC11CR1	37	RW	ACE_CMP_CR1	77	RW	RD10DSM	B7	RW	CPU_F	F7	RL
DCC12FN	38	RW		78		RD11RI	B8	RW		F8	
DCC12IN	39	RW	ACE_CMP_GI_EN	79	RW	RD11SYN	B9	RW		F9	
DCC12OU	3A	RW	ACE_ALT_CR0	7A	RW	RD11IS	BA	RW	FLS_PR1	FA	RW
DCC12CR1	3B	RW	ACE_ABF_CR0	7B	RW	RD11LT0	BB	RW		FB	
DCC13FN	3C	RW		7C		RD11LT1	BC	RW		FC	
DCC13IN	3D	RW	ACE0_CR1	7D	RW	RD11RO0	BD	RW	IDAC_CR0	FD	RW
DCC13OU	3E	RW	ACE0_CR2	7E	RW	RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR1	3F	RW	ACE0_CR3	7F	RW	RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 12. CY8C28x23 寄存器映射组 0 表：用户空间

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DR	00	RW	DBC20DR0	40	#	ASC10CR0	80	RW	RD12RI	C0	RW
PRT0IE	01	RW	DBC20DR1	41	W	ASC10CR1	81	RW	RD12SYN	C1	RW
PRT0GS	02	RW	DBC20DR2	42	RW	ASC10CR2	82	RW	RD12IS	C2	RW
PRT0DM2	03	RW	DBC20CR0	43	#	ASC10CR3	83	RW	RD12LT0	C3	RW
PRT1DR	04	RW	DBC21DR0	44	#	ASD11CR0	84	RW	RD12LT1	C4	RW
PRT1IE	05	RW	DBC21DR1	45	W	ASD11CR1	85	RW	RD12RO0	C5	RW
PRT1GS	06	RW	DBC21DR2	46	RW	ASD11CR2	86	RW	RD12RO1	C6	RW
PRT1DM2	07	RW	DBC21CR0	47	#	ASD11CR3	87	RW	RD12DSM	C7	RW
PRT2DR	08	RW	DCC22DR0	48	#		88			C8	
PRT2IE	09	RW	DCC22DR1	49	W		89			C9	
PRT2GS	0A	RW	DCC22DR2	4A	RW		8A			CA	
PRT2DM2	0B	RW	DCC22CR0	4B	#		8B			CB	
PRT3DR	0C	RW	DCC23DR0	4C	#		8C			CC	
PRT3IE	0D	RW	DCC23DR1	4D	W		8D			CD	
PRT3GS	0E	RW	DCC23DR2	4E	RW		8E			CE	
PRT3DM2	0F	RW	DCC23CR0	4F	#		8F			CF	
PRT4DR	10	RW		50		ASD20CR0	90	RW	CUR_PP	D0	RW
PRT4IE	11	RW		51		ASD20CR1	91	RW	STK_PP	D1	RW
PRT4GS	12	RW		52		ASD20CR2	92	RW		D2	
PRT4DM2	13	RW		53		ASD20CR3	93	RW	IDX_PP	D3	RW
PRT5DR	14	RW		54		ASC21CR0	94	RW	MVR_PP	D4	RW
PRT5IE	15	RW		55		ASC21CR1	95	RW	MVW_PP	D5	RW
PRT5GS	16	RW		56		ASC21CR2	96	RW	I2C0_CFG	D6	RW
PRT5DM2	17	RW		57		ASC21CR3	97	RW	I2C0_SCR	D7	#
	18			58			98		I2C0_DR	D8	RW
	19			59			99		I2C0_MSCR	D9	#
	1A			5A			9A		INT_CLR0	DA	RW
	1B			5B			9B		INT_CLR1	DB	RW
	1C			5C			9C		INT_CLR2	DC	RW
	1D			5D			9D		INT_CLR3	DD	RW
	1E			5E			9E		INT_MSK3	DE	RW
	1F			5F			9F		INT_MSK2	DF	RW
DBC00DR0	20	#	AMX_IN	60	RW	DEC0_DH	A0	RC	INT_MSK0	E0	RW
DBC00DR1	21	W	AMUX_CFG	61	RW	DEC0_DL	A1	RC	INT_MSK1	E1	RW
DBC00DR2	22	RW	CLK_CR3	62	RW	DEC1_DH	A2	RC	INT_VC	E2	RC
DBC00CR0	23	#	ARF_CR	63	RW	DEC1_DL	A3	RC	RES_WDT	E3	W
DBC01DR0	24	#	CMP_CR0	64	#		A4		I2C1_SCR	E4	#
DBC01DR1	25	W	ASY_CR	65	#		A5		I2C1_MSCR	E5	#
DBC01DR2	26	RW	CMP_CR1	66	RW		A6		DEC_CR0*	E6	RW
DBC01CR0	27	#	I2C1_DR	67	RW		A7		DEC_CR1*	E7	RW
DCC02DR0	28	#		68		MUL1_X	A8	W	MUL0_X	E8	W
DCC02DR1	29	W		69		MUL1_Y	A9	W	MUL0_Y	E9	W
DCC02DR2	2A	RW		6A		MUL1_DH	AA	R	MUL0_DH	EA	R
DCC02CR0	2B	#		6B		MUL1_DL	AB	R	MUL0_DL	EB	R
DCC03DR0	2C	#	TMP_DR0	6C	RW	ACC1_DR1	AC	RW	ACC0_DR1	EC	RW
DCC03DR1	2D	W	TMP_DR1	6D	RW	ACC1_DR0	AD	RW	ACC0_DR0	ED	RW
DCC03DR2	2E	RW	TMP_DR2	6E	RW	ACC1_DR3	AE	RW	ACC0_DR3	EE	RW
DCC03CR0	2F	#	TMP_DR3	6F	RW	ACC1_DR2	AF	RW	ACC0_DR2	EF	RW
DBC10DR0	30	#	ACB00CR3	70	RW	RD10RI	B0	RW		F0	
DBC10DR1	31	W	ACB00CR0	71	RW	RD10SYN	B1	RW		F1	
DBC10DR2	32	RW	ACB00CR1	72	RW	RD10IS	B2	RW		F2	
DBC10CR0	33	#	ACB00CR2	73	RW	RD10LT0	B3	RW		F3	
DBC11DR0	34	#	ACB01CR3	74	RW	RD10LT1	B4	RW		F4	
DBC11DR1	35	W	ACB01CR0	75	RW	RD10RO0	B5	RW		F5	
DBC11DR2	36	RW	ACB01CR1	76	RW	RD10RO1	B6	RW		F6	
DBC11CR0	37	#	ACB01CR2	77	RW	RD10DSM	B7	RW	CPU_F	F7	RL
DCC12DR0	38	#		78		RD11RI	B8	RW		F8	
DCC12DR1	39	W		79		RD11SYN	B9	RW		F9	
DCC12DR2	3A	RW		7A		RD11IS	BA	RW		FA	
DCC12CR0	3B	#		7B		RD11LT0	BB	RW		FB	
DCC13DR0	3C	#		7C		RD11LT1	BC	RW		FC	
DCC13DR1	3D	W		7D		RD11RO0	BD	RW		FD	
DCC13DR2	3E	RW		7E		RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR0	3F	#		7F		RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 13. CY8C28x23 寄存器映射组 1 表: 配置空间

名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问
PRT0DM0	00	RW	DBC20FN	40	RW		80		RD12RI	C0	RW
PRT0DM1	01	RW	DBC20IN	41	RW		81		RD12SYN	C1	RW
PRT0IC0	02	RW	DBC20OU	42	RW		82		RD12IS	C2	RW
PRT0IC1	03	RW	DBC20CR1	43	RW		83		RD12LT0	C3	RW
PRT1DM0	04	RW	DBC21FN	44	RW		84		RD12LT1	C4	RW
PRT1DM1	05	RW	DBC21IN	45	RW		85		RD12RO0	C5	RW
PRT1IC0	06	RW	DBC21OU	46	RW		86		RD12RO1	C6	RW
PRT1IC1	07	RW	DBC21CR1	47	RW		87		RD12DSM	C7	RW
PRT2DM0	08	RW	DCC22FN	48	RW		88			C8	
PRT2DM1	09	RW	DCC22IN	49	RW		89			C9	
PRT2IC0	0A	RW	DCC22OU	4A	RW		8A			CA	
PRT2IC1	0B	RW	DCC22CR1	4B	RW		8B			CB	
PRT3DM0	0C	RW	DCC23FN	4C	RW		8C			CC	
PRT3DM1	0D	RW	DCC23IN	4D	RW		8D			CD	
PRT3IC0	0E	RW	DCC23OU	4E	RW		8E			CE	
PRT3IC1	0F	RW	DCC23CR1	4F	RW		8F			CF	
PRT4DM0	10	RW		50			90		GDI_O_IN	D0	RW
PRT4DM1	11	RW		51		DEC0_CR0	91	RW	GDI_E_IN	D1	RW
PRT4IC0	12	RW		52		DEC_CR3	92	RW	GDI_O_OU	D2	RW
PRT4IC1	13	RW		53			93	RW	GDI_E_OU	D3	RW
PRT5DM0	14	RW		54			94	RW	DEC0_CR	D4	RW
PRT5DM1	15	RW		55		DEC1_CR0	95	RW	DEC1_CR	D5	RW
PRT5IC0	16	RW		56			96			D6	
PRT5IC1	17	RW		57			97			D7	
	18			58			98			D8	
	19			59			99			D9	
	1A			5A		DEC_CR5	9A	RW		DA	
	1B			5B			9B			DB	
	1C			5C			9C			DC	
	1D			5D			9D		OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBC00FN	20	RW	CLK_CR0	60	RW	GDI_O_IN_CR	A0	RW	OSC_CR0	E0	RW
DBC00IN	21	RW	CLK_CR1	61	RW	GDI_E_IN_CR	A1	RW	OSC_CR1	E1	RW
DBC00OU	22	RW	ABF_CR0	62	RW	GDI_O_OU_CR	A2	RW	OSC_CR2	E2	RW
DBC00CR1	23	RW	AMD_CR0	63	RW	GDI_E_OU_CR	A3	RW	VLT_CR	E3	RW
DBC01FN	24	RW	CMP_GO_EN	64	RW	RTC_H	A4	RW	VLT_CMP	E4	RW
DBC01IN	25	RW		65		RTC_M	A5	RW		E5	
DBC01OU	26	RW	AMD_CR1	66	RW	RTC_S	A6	RW		E6	
DBC01CR1	27	RW	ALT_CR0	67	RW	RTC_CR	A7	RW		E7	
DCC02FN	28	RW		68			A8		IMO_TR	E8	RW
DCC02IN	29	RW	CLK_CR2	69	RW		A9		ILO_TR	E9	RW
DCC02OU	2A	RW		6A			AA		BDG_TR	EA	RW
DCC02CR1	2B	RW	I2C1_CFG	6B	RW		AB		ECO_TR	EB	RW
DCC03FN	2C	RW	TMP_DR0	6C	RW		AC			EC	
DCC03IN	2D	RW	TMP_DR1	6D	RW	I2C0_ADDR	AD	RW		ED	
DCC03OU	2E	RW	TMP_DR2	6E	RW	I2C1_ADDR	AE	RW		EE	
DCC03CR1	2F	RW	TMP_DR3	6F	RW	AMUX_CLK	AF	RW		EF	
DBC10FN	30	RW		70		RD10RI	B0	RW		F0	
DBC10IN	31	RW		71		RD10SYN	B1	RW		F1	
DBC10OU	32	RW		72		RD10IS	B2	RW		F2	
DBC10CR1	33	RW		73		RD10LT0	B3	RW		F3	
DBC11FN	34	RW		74		RD10LT1	B4	RW		F4	
DBC11IN	35	RW		75		RD10RO0	B5	RW		F5	
DBC11OU	36	RW		76		RD10RO1	B6	RW		F6	
DBC11CR1	37	RW		77		RD10DSM	B7	RW	CPU_F	F7	RL
DCC12FN	38	RW		78		RD11RI	B8	RW		F8	
DCC12IN	39	RW		79		RD11SYN	B9	RW		F9	
DCC12OU	3A	RW		7A		RD11IS	BA	RW	FLS_PR1	FA	RW
DCC12CR1	3B	RW		7B		RD11LT0	BB	RW		FB	
DCC13FN	3C	RW		7C		RD11LT1	BC	RW		FC	
DCC13IN	3D	RW		7D		RD11RO0	BD	RW		FD	
DCC13OU	3E	RW		7E		RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR1	3F	RW		7F		RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段, 请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途, 请参见第 251 页上的 “映射例外”

表 14. CY8C28x33 寄存器映射组 0 表：用户空间

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DR	00	RW	DBC20DR0	40	#	ASC10CR0	80	RW	RDI2RI	C0	RW
PRT0IE	01	RW	DBC20DR1	41	W	ASC10CR1	81	RW	RDI2SYN	C1	RW
PRT0GS	02	RW	DBC20DR2	42	RW	ASC10CR2	82	RW	RDI2IS	C2	RW
PRT0DM2	03	RW	DBC20CR0	43	#	ASC10CR3	83	RW	RDI2LT0	C3	RW
PRT1DR	04	RW	DBC21DR0	44	#	ASD11CR0	84	RW	RDI2LT1	C4	RW
PRT1IE	05	RW	DBC21DR1	45	W	ASD11CR1	85	RW	RDI2RO0	C5	RW
PRT1GS	06	RW	DBC21DR2	46	RW	ASD11CR2	86	RW	RDI2RO1	C6	RW
PRT1DM2	07	RW	DBC21CR0	47	#	ASD11CR3	87	RW	RDI2DSM	C7	RW
PRT2DR	08	RW	DCC22DR0	48	#		88			C8	
PRT2IE	09	RW	DCC22DR1	49	W		89			C9	
PRT2GS	0A	RW	DCC22DR2	4A	RW		8A			CA	
PRT2DM2	0B	RW	DCC22CR0	4B	#		8B			CB	
PRT3DR	0C	RW	DCC23DR0	4C	#		8C			CC	
PRT3IE	0D	RW	DCC23DR1	4D	W		8D			CD	
PRT3GS	0E	RW	DCC23DR2	4E	RW		8E			CE	
PRT3DM2	0F	RW	DCC23CR0	4F	#		8F			CF	
PRT4DR	10	RW		50		ASD20CR0	90	RW	CUR_PP	D0	RW
PRT4IE	11	RW		51		ASD20CR1	91	RW	STK_PP	D1	RW
PRT4GS	12	RW		52		ASD20CR2	92	RW		D2	
PRT4DM2	13	RW		53		ASD20CR3	93	RW	IDX_PP	D3	RW
PRT5DR	14	RW		54		ASC21CR0	94	RW	MVR_PP	D4	RW
PRT5IE	15	RW		55		ASC21CR1	95	RW	MVW_PP	D5	RW
PRT5GS	16	RW		56		ASC21CR2	96	RW	I2C0_CFG	D6	RW
PRT5DM2	17	RW		57		ASC21CR3	97	RW	I2C0_SCR	D7	#
	18			58			98		I2C0_DR	D8	RW
	19			59			99		I2C0_MSCR	D9	#
	1A			5A			9A		INT_CLR0	DA	RW
	1B			5B			9B		INT_CLR1	DB	RW
	1C			5C			9C		INT_CLR2	DC	RW
	1D			5D			9D		INT_CLR3	DD	RW
	1E			5E			9E		INT_MSK3	DE	RW
	1F			5F			9F		INT_MSK2	DF	RW
DBC00DR0	20	#	AMX_IN	60	RW	DEC0_DH	A0	RC	INT_MSK0	E0	RW
DBC00DR1	21	W	AMUX_CFG	61	RW	DEC0_DL	A1	RC	INT_MSK1	E1	RW
DBC00DR2	22	RW	CLK_CR3	62	RW	DEC1_DH	A2	RC	INT_VC	E2	RC
DBC00CR0	23	#	ARF_CR	63	RW	DEC1_DL	A3	RC	RES_WDT	E3	W
DBC01DR0	24	#	CMP_CR0	64	#	DEC2_DH	A4	RC		E4	
DBC01DR1	25	W	ASY_CR	65	#	DEC2_DL	A5	RC		E5	
DBC01DR2	26	RW	CMP_CR1	66	RW	DEC3_DH	A6	RC	DEC_CR0*	E6	RW
DBC01CR0	27	#		67		DEC3_DL	A7	RC	DEC_CR1*	E7	RW
DCC02DR0	28	#		68		MUL1_X	A8	W	MUL0_X	E8	W
DCC02DR1	29	W		69		MUL1_Y	A9	W	MUL0_Y	E9	W
DCC02DR2	2A	RW	SADC_DH	6A	RW	MUL1_DH	AA	R	MUL0_DH	EA	R
DCC02CR0	2B	#	SADC_DL	6B	RW	MUL1_DL	AB	R	MUL0_DL	EB	R
DCC03DR0	2C	#	TMP_DR0	6C	RW	ACC1_DR1	AC	RW	ACC0_DR1	EC	RW
DCC03DR1	2D	W	TMP_DR1	6D	RW	ACC1_DR0	AD	RW	ACC0_DR0	ED	RW
DCC03DR2	2E	RW	TMP_DR2	6E	RW	ACC1_DR3	AE	RW	ACC0_DR3	EE	RW
DCC03CR0	2F	#	TMP_DR3	6F	RW	ACC1_DR2	AF	RW	ACC0_DR2	EF	RW
DBC10DR0	30	#	ACB00CR3	70	RW	RDI0RI	B0	RW		F0	
DBC10DR1	31	W	ACB00CR0	71	RW	RDI0SYN	B1	RW		F1	
DBC10DR2	32	RW	ACB00CR1	72	RW	RDI0IS	B2	RW		F2	
DBC10CR0	33	#	ACB00CR2	73	RW	RDI0LT0	B3	RW		F3	
DBC11DR0	34	#	ACB01CR3	74	RW	RDI0LT1	B4	RW		F4	
DBC11DR1	35	W	ACB01CR0	75	RW	RDI0RO0	B5	RW		F5	
DBC11DR2	36	RW	ACB01CR1	76	RW	RDI0RO1	B6	RW		F6	
DBC11CR0	37	#	ACB01CR2	77	RW	RDI0DSM	B7	RW	CPU_F	F7	RL
DCC12DR0	38	#		78		RDI1RI	B8	RW		F8	
DCC12DR1	39	W		79		RDI1SYN	B9	RW		F9	
DCC12DR2	3A	RW		7A		RDI1IS	BA	RW		FA	
DCC12CR0	3B	#		7B		RDI1LT0	BB	RW		FB	
DCC13DR0	3C	#		7C		RDI1LT1	BC	RW	DAC1_D	FC	RW
DCC13DR1	3D	W		7D		RDI1RO0	BD	RW	DAC0_D	FD	RW
DCC13DR2	3E	RW		7E		RDI1RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR0	3F	#		7F		RDI1DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 15. CY8C28x33 寄存器映射组 1 表：配置空间

名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问
PRT0DM0	00	RW	DBC20FN	40	RW		80		RD2IRI	C0	RW
PRT0DM1	01	RW	DBC20IN	41	RW	SADC_TSCMPL	81	RW	RD2ISYN	C1	RW
PRT0IC0	02	RW	DBC20OU	42	RW	SADC_TSCMPH	82	RW	RD2IS	C2	RW
PRT0IC1	03	RW	DBC20CR1	43	RW	ACE_AMD_CR1	83	RW	RD2ILT0	C3	RW
PRT1DM0	04	RW	DBC21FN	44	RW		84		RD2ILT1	C4	RW
PRT1DM1	05	RW	DBC21IN	45	RW	ACE_PWM_CR	85	RW	RD2RO0	C5	RW
PRT1IC0	06	RW	DBC21OU	46	RW	ACE_ADC0_CR	86	RW	RD2RO1	C6	RW
PRT1IC1	07	RW	DBC21CR1	47	RW	ACE_ADC1_CR	87	RW	RD2DSM	C7	RW
PRT2DM0	08	RW	DCC22FN	48	RW		88	RW		C8	
PRT2DM1	09	RW	DCC22IN	49	RW	ACE_CLK_CR0	89	RW		C9	
PRT2IC0	0A	RW	DCC22OU	4A	RW	ACE_CLK_CR1	8A	RW		CA	
PRT2IC1	0B	RW	DCC22CR1	4B	RW	ACE_CLK_CR3	8B	RW		CB	
PRT3DM0	0C	RW	DCC23FN	4C	RW		8C			CC	
PRT3DM1	0D	RW	DCC23IN	4D	RW	ACE01CR1	8D	RW		CD	
PRT3IC0	0E	RW	DCC23OU	4E	RW	ACE01CR2	8E	RW		CE	
PRT3IC1	0F	RW	DCC23CR1	4F	RW	ASE11CR0	8F	RW		CF	
PRT4DM0	10	RW		50			90		GDI_O_IN	D0	RW
PRT4DM1	11	RW		51		DEC0_CR0	91	RW	GDI_E_IN	D1	RW
PRT4IC0	12	RW		52		DEC_CR3	92	RW	GDI_O_OU	D2	RW
PRT4IC1	13	RW		53			93		GDI_E_OU	D3	RW
PRT5DM0	14	RW		54			94		DEC0_CR	D4	RW
PRT5DM1	15	RW		55		DEC1_CR0	95	RW	DEC1_CR	D5	RW
PRT5IC0	16	RW		56		DEC_CR4	96	RW	DEC2_CR	D6	RW
PRT5IC1	17	RW		57			97		DEC3_CR	D7	RW
	18			58			98		MUX_CR0	D8	RW
	19			59		DEC2_CR0	99	RW	MUX_CR1	D9	RW
	1A			5A		DEC_CR5	9A	RW	MUX_CR2	DA	RW
	1B			5B			9B		MUX_CR3	DB	RW
	1C			5C			9C		IDAC_CR1	DC	RW
	1D			5D		DEC3_CR0	9D	RW	OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBC00FN	20	RW	CLK_CR0	60	RW	GDI_O_IN_CR	A0	RW	OSC_CR0	E0	RW
DBC00IN	21	RW	CLK_CR1	61	RW	GDI_E_IN_CR	A1	RW	OSC_CR1	E1	RW
DBC00OU	22	RW	ABF_CR0	62	RW	GDI_O_OU_CR	A2	RW	OSC_CR2	E2	RW
DBC00CR1	23	RW	AMD_CR0	63	RW	GDI_E_OU_CR	A3	RW	VLT_CR	E3	RW
DBC01FN	24	RW	CMP_GO_EN	64	RW	RTC_H	A4	RW	VLT_CMP	E4	RW
DBC01IN	25	RW		65		RTC_M	A5	RW	ADC0_TR	E5	RW
DBC01OU	26	RW	AMD_CR1	66	RW	RTC_S	A6	RW	ADC1_TR	E6	RW
DBC01CR1	27	RW	ALT_CR0	67	RW	RTC_CR	A7	RW	IDAC_CR2	E7	RW
DCC02FN	28	RW		68		SADC_CR0	A8	RW	IMO_TR	E8	RW
DCC02IN	29	RW	CLK_CR2	69	RW	SADC_CR1	A9	RW	ILO_TR	E9	RW
DCC02OU	2A	RW	AMUX_CFG1	6A	RW	SADC_CR2	AA	RW	BDG_TR	EA	RW
DCC02CR1	2B	RW		6B		SADC_CR3	AB	RW	ECO_TR	EB	RW
DCC03FN	2C	RW	TMP_DR0	6C	RW	SADC_CR4	AC	RW	MUX_CR4	EC	RW
DCC03IN	2D	RW	TMP_DR1	6D	RW	I2C0_ADDR	AD	RW	MUX_CR5	ED	RW
DCC03OU	2E	RW	TMP_DR2	6E	RW		AE			EE	
DCC03CR1	2F	RW	TMP_DR3	6F	RW	AMUX_CLK	AF	RW		EF	
DBC10FN	30	RW		70		RD10RI	B0	RW		F0	
DBC10IN	31	RW	SADC_TSCR0	71	RW	RD10SYN	B1	RW		F1	
DBC10OU	32	RW	SADC_TSCR1	72	RW	RD10IS	B2	RW		F2	
DBC10CR1	33	RW	ACE_AMD_CR0	73	RW	RD10LT0	B3	RW		F3	
DBC11FN	34	RW		74		RD10LT1	B4	RW		F4	
DBC11IN	35	RW	ACE_AMX_IN	75	RW	RD10RO0	B5	RW		F5	
DBC11OU	36	RW	ACE_CMP_CR0	76	RW	RD10RO1	B6	RW		F6	
DBC11CR1	37	RW	ACE_CMP_CR1	77	RW	RD10DSM	B7	RW	CPU_F	F7	RL
DCC12FN	38	RW		78		RD11RI	B8	RW		F8	
DCC12IN	39	RW	ACE_C- MP_GI_EN	79	RW	RD11SYN	B9	RW		F9	
DCC12OU	3A	RW	ACE_ALT_CR0	7A	RW	RD11IS	BA	RW	FLS_PR1	FA	RW
DCC12CR1	3B	RW	ACE_ABF_CR0	7B	RW	RD11LT0	BB	RW		FB	
DCC13FN	3C	RW		7C		RD11LT1	BC	RW		FC	
DCC13IN	3D	RW	ACE0_CR1	7D	RW	RD11RO0	BD	RW	IDAC_CR0	FD	RW
DCC13OU	3E	RW	ACE0_CR2	7E	RW	RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR1	3F	RW	ACE0_CR3	7F	RW	RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 16. CY8C28x43 寄存器映射组 0 表：用户空间

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DR	00	RW	DBC20DR0	40	#	ASC10CR0	80	RW	RD12RI	C0	RW
PRT0IE	01	RW	DBC20DR1	41	W	ASC10CR1	81	RW	RD12SYN	C1	RW
PRT0GS	02	RW	DBC20DR2	42	RW	ASC10CR2	82	RW	RD12IS	C2	RW
PRT0DM2	03	RW	DBC20CR0	43	#	ASC10CR3	83	RW	RD12LT0	C3	RW
PRT1DR	04	RW	DBC21DR0	44	#	ASD11CR0	84	RW	RD12LT1	C4	RW
PRT1IE	05	RW	DBC21DR1	45	W	ASD11CR1	85	RW	RD12RO0	C5	RW
PRT1GS	06	RW	DBC21DR2	46	RW	ASD11CR2	86	RW	RD12RO1	C6	RW
PRT1DM2	07	RW	DBC21CR0	47	#	ASD11CR3	87	RW	RD12DSM	C7	RW
PRT2DR	08	RW	DCC22DR0	48	#	ASC12CR0	88	RW		C8	
PRT2IE	09	RW	DCC22DR1	49	W	ASC12CR1	89	RW		C9	
PRT2GS	0A	RW	DCC22DR2	4A	RW	ASC12CR2	8A	RW		CA	
PRT2DM2	0B	RW	DCC22CR0	4B	#	ASC12CR3	8B	RW		CB	
PRT3DR	0C	RW	DCC23DR0	4C	#	ASD13CR0	8C	RW		CC	
PRT3IE	0D	RW	DCC23DR1	4D	W	ASD13CR1	8D	RW		CD	
PRT3GS	0E	RW	DCC23DR2	4E	RW	ASD13CR2	8E	RW		CE	
PRT3DM2	0F	RW	DCC23CR0	4F	#	ASD13CR3	8F	RW		CF	
PRT4DR	10	RW		50		ASD20CR0	90	RW	CUR_PP	D0	RW
PRT4IE	11	RW		51		ASD20CR1	91	RW	STK_PP	D1	RW
PRT4GS	12	RW		52		ASD20CR2	92	RW		D2	
PRT4DM2	13	RW		53		ASD20CR3	93	RW	IDX_PP	D3	RW
PRT5DR	14	RW		54		ASC21CR0	94	RW	MVR_PP	D4	RW
PRT5IE	15	RW		55		ASC21CR1	95	RW	MVW_PP	D5	RW
PRT5GS	16	RW		56		ASC21CR2	96	RW	I2C0_CFG	D6	RW
PRT5DM2	17	RW		57		ASC21CR3	97	RW	I2C0_SCR	D7	#
	18			58		ASD22CR0	98	RW	I2C0_DR	D8	RW
	19			59		ASD22CR1	99	RW	I2C0_MSCR	D9	#
	1A			5A		ASD22CR2	9A	RW	INT_CLR0	DA	RW
	1B			5B		ASD22CR3	9B	RW	INT_CLR1	DB	RW
	1C			5C		ASC23CR0	9C	RW	INT_CLR2	DC	RW
	1D			5D		ASC23CR1	9D	RW	INT_CLR3	DD	RW
	1E			5E		ASC23CR2	9E	RW	INT_MSK3	DE	RW
	1F			5F		ASC23CR3	9F	RW	INT_MSK2	DF	RW
DBC00DR0	20	#	AMX_IN	60	RW	DEC0_DH	A0	RC	INT_MSK0	E0	RW
DBC00DR1	21	W	AMUX_CFG	61	RW	DEC0_DL	A1	RC	INT_MSK1	E1	RW
DBC00DR2	22	RW	CLK_CR3	62	RW	DEC1_DH	A2	RC	INT_VC	E2	RC
DBC00CR0	23	#	ARF_CR	63	RW	DEC1_DL	A3	RC	RES_WDT	E3	W
DBC01DR0	24	#	CMP_CR0	64	#	DEC2_DH	A4	RC	I2C1_SCR	E4	#
DBC01DR1	25	W	ASY_CR	65	#	DEC2_DL	A5	RC	I2C1_MSCR	E5	#
DBC01DR2	26	RW	CMP_CR1	66	RW	DEC3_DH	A6	RC	DEC_CR0*	E6	RW
DBC01CR0	27	#	I2C1_DR	67	RW	DEC3_DL	A7	RC	DEC_CR1*	E7	RW
DCC02DR0	28	#		68		MUL1_X	A8	W	MUL0_X	E8	W
DCC02DR1	29	W		69		MUL1_Y	A9	W	MUL0_Y	E9	W
DCC02DR2	2A	RW	SADC_DH	6A	RW	MUL1_DH	AA	R	MUL0_DH	EA	R
DCC02CR0	2B	#	SADC_DL	6B	RW	MUL1_DL	AB	R	MUL0_DL	EB	R
DCC03DR0	2C	#	TMP_DR0	6C	RW	ACC1_DR1	AC	RW	ACC0_DR1	EC	RW
DCC03DR1	2D	W	TMP_DR1	6D	RW	ACC1_DR0	AD	RW	ACC0_DR0	ED	RW
DCC03DR2	2E	RW	TMP_DR2	6E	RW	ACC1_DR3	AE	RW	ACC0_DR3	EE	RW
DCC03CR0	2F	#	TMP_DR3	6F	RW	ACC1_DR2	AF	RW	ACC0_DR2	EF	RW
DBC10DR0	30	#	ACB00CR3	70	RW	RD10RI	B0	RW		F0	
DBC10DR1	31	W	ACB00CR0	71	RW	RD10SYN	B1	RW		F1	
DBC10DR2	32	RW	ACB00CR1	72	RW	RD10IS	B2	RW		F2	
DBC10CR0	33	#	ACB00CR2	73	RW	RD10LT0	B3	RW		F3	
DBC11DR0	34	#	ACB01CR3	74	RW	RD10LT1	B4	RW		F4	
DBC11DR1	35	W	ACB01CR0	75	RW	RD10RO0	B5	RW		F5	
DBC11DR2	36	RW	ACB01CR1	76	RW	RD10RO1	B6	RW		F6	
DBC11CR0	37	#	ACB01CR2	77	RW	RD10DSM	B7	RW	CPU_F	F7	RL
DCC12DR0	38	#	ACB02CR3	78	RW	RD11RI	B8	RW		F8	
DCC12DR1	39	W	ACB02CR0	79	RW	RD11SYN	B9	RW		F9	
DCC12DR2	3A	RW	ACB02CR1	7A	RW	RD11IS	BA	RW		FA	
DCC12CR0	3B	#	ACB02CR2	7B	RW	RD11LT0	BB	RW		FB	
DCC13DR0	3C	#	ACB03CR3	7C	RW	RD11LT1	BC	RW		FC	
DCC13DR1	3D	W	ACB03CR0	7D	RW	RD11RO0	BD	RW		FD	
DCC13DR2	3E	RW	ACB03CR1	7E	RW	RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR0	3F	#	ACB03CR2	7F	RW	RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 17. CY8C28x43 寄存器映射组 1 表：配置空间

名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问
PRT0DM0	00	RW	DBC20FN	40	RW		80		RD12RI	C0	RW
PRT0DM1	01	RW	DBC20IN	41	RW	SADC_TSCMPL	81	RW	RD12SYN	C1	RW
PRT0IC0	02	RW	DBC20OU	42	RW	SADC_TSCMPH	82	RW	RD12IS	C2	RW
PRT0IC1	03	RW	DBC20CR1	43	RW		83		RD12LT0	C3	RW
PRT1DM0	04	RW	DBC21FN	44	RW		84		RD12LT1	C4	RW
PRT1DM1	05	RW	DBC21IN	45	RW		85		RD12RO0	C5	RW
PRT1IC0	06	RW	DBC21OU	46	RW		86		RD12RO1	C6	RW
PRT1IC1	07	RW	DBC21CR1	47	RW		87		RD12DSM	C7	RW
PRT2DM0	08	RW	DCC22FN	48	RW		88			C8	
PRT2DM1	09	RW	DCC22IN	49	RW		89			C9	
PRT2IC0	0A	RW	DCC22OU	4A	RW		8A			CA	
PRT2IC1	0B	RW	DCC22CR1	4B	RW		8B			CB	
PRT3DM0	0C	RW	DCC23FN	4C	RW		8C			CC	
PRT3DM1	0D	RW	DCC23IN	4D	RW		8D			CD	
PRT3IC0	0E	RW	DCC23OU	4E	RW		8E			CE	
PRT3IC1	0F	RW	DCC23CR1	4F	RW		8F			CF	
PRT4DM0	10	RW		50			90		GDI_O_IN	D0	RW
PRT4DM1	11	RW		51		DEC0_CR0	91	RW	GDI_E_IN	D1	RW
PRT4IC0	12	RW		52		DEC_CR3	92	RW	GDI_O_OU	D2	RW
PRT4IC1	13	RW		53			93		GDI_E_OU	D3	RW
PRT5DM0	14	RW		54			94		DEC0_CR	D4	RW
PRT5DM1	15	RW		55		DEC1_CR0	95	RW	DEC1_CR	D5	RW
PRT5IC0	16	RW		56		DEC_CR4	96	RW	DEC2_CR	D6	RW
PRT5IC1	17	RW		57			97		DEC3_CR	D7	RW
	18			58			98		MUX_CR0	D8	RW
	19			59		DEC2_CR0	99	RW	MUX_CR1	D9	RW
	1A			5A		DEC_CR5	9A	RW	MUX_CR2	DA	RW
	1B			5B			9B		MUX_CR3	DB	RW
	1C			5C			9C			DC	
	1D			5D		DEC3_CR0	9D	RW	OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBC00FN	20	RW	CLK_CR0	60	RW	GDI_O_IN_CR	A0	RW	OSC_CR0	E0	RW
DBC00IN	21	RW	CLK_CR1	61	RW	GDI_E_IN_CR	A1	RW	OSC_CR1	E1	RW
DBC00OU	22	RW	ABF_CR0	62	RW	GDI_O_OU_CR	A2	RW	OSC_CR2	E2	RW
DBC00CR1	23	RW	AMD_CR0	63	RW	GDI_E_OU_CR	A3	RW	VLT_CR	E3	RW
DBC01FN	24	RW	CMP_GO_EN	64	RW	RTC_H	A4	RW	VLT_CMP	E4	RW
DBC01IN	25	RW	CMP_GO_EN1	65	RW	RTC_M	A5	RW		E5	
DBC01OU	26	RW	AMD_CR1	66	RW	RTC_S	A6	RW		E6	
DBC01CR1	27	RW	ALT_CR0	67	RW	RTC_CR	A7	RW		E7	
DCC02FN	28	RW	ALT_CR1	68	RW	SADC_CR0	A8	RW	IMO_TR	E8	RW
DCC02IN	29	RW	CLK_CR2	69	RW	SADC_CR1	A9	RW	ILO_TR	E9	RW
DCC02OU	2A	RW	AMUX_CFG1	6A	RW	SADC_CR2	AA	RW	BDG_TR	EA	RW
DCC02CR1	2B	RW	I2C1_CFG	6B	RW	SADC_CR3	AB	RW	ECO_TR	EB	RW
DCC03FN	2C	RW	TMP_DR0	6C	RW	SADC_CR4	AC	RW	MUX_CR4	EC	RW
DCC03IN	2D	RW	TMP_DR1	6D	RW	I2C0_ADDR	AD	RW	MUX_CR5	ED	RW
DCC03OU	2E	RW	TMP_DR2	6E	RW	I2C1_ADDR	AE	RW		EE	
DCC03CR1	2F	RW	TMP_DR3	6F	RW	AMUX_CLK	AF	RW		EF	
DBC10FN	30	RW		70		RD10RI	B0	RW		F0	
DBC10IN	31	RW	SADC_TSCR0	71	RW	RD10SYN	B1	RW		F1	
DBC10OU	32	RW	SADC_TSCR1	72	RW	RD10IS	B2	RW		F2	
DBC10CR1	33	RW		73		RD10LT0	B3	RW		F3	
DBC11FN	34	RW		74		RD10LT1	B4	RW		F4	
DBC11IN	35	RW		75		RD10RO0	B5	RW		F5	
DBC11OU	36	RW		76		RD10RO1	B6	RW		F6	
DBC11CR1	37	RW		77		RD10DSM	B7	RW	CPU_F	F7	RL
DCC12FN	38	RW		78		RD11RI	B8	RW		F8	
DCC12IN	39	RW		79		RD11SYN	B9	RW		F9	
DCC12OU	3A	RW		7A		RD11IS	BA	RW	FLS_PR1	FA	RW
DCC12CR1	3B	RW		7B		RD11LT0	BB	RW		FB	
DCC13FN	3C	RW		7C		RD11LT1	BC	RW		FC	
DCC13IN	3D	RW		7D		RD11RO0	BD	RW		FD	
DCC13OU	3E	RW		7E		RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR1	3F	RW		7F		RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 18. CY8C28x45 寄存器映射组 0 表：用户空间

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DR	00	RW	DBC20DR0	40	#	ASC10CR0	80	RW	RDI2RI	C0	RW
PRT0IE	01	RW	DBC20DR1	41	W	ASC10CR1	81	RW	RDI2SYN	C1	RW
PRT0GS	02	RW	DBC20DR2	42	RW	ASC10CR2	82	RW	RDI2IS	C2	RW
PRT0DM2	03	RW	DBC20CR0	43	#	ASC10CR3	83	RW	RDI2LT0	C3	RW
PRT1DR	04	RW	DBC21DR0	44	#	ASD11CR0	84	RW	RDI2LT1	C4	RW
PRT1IE	05	RW	DBC21DR1	45	W	ASD11CR1	85	RW	RDI2RO0	C5	RW
PRT1GS	06	RW	DBC21DR2	46	RW	ASD11CR2	86	RW	RDI2RO1	C6	RW
PRT1DM2	07	RW	DBC21CR0	47	#	ASD11CR3	87	RW	RDI2DSM	C7	RW
PRT2DR	08	RW	DCC22DR0	48	#	ASC12CR0	88	RW		C8	
PRT2IE	09	RW	DCC22DR1	49	W	ASC12CR1	89	RW		C9	
PRT2GS	0A	RW	DCC22DR2	4A	RW	ASC12CR2	8A	RW		CA	
PRT2DM2	0B	RW	DCC22CR0	4B	#	ASC12CR3	8B	RW		CB	
PRT3DR	0C	RW	DCC23DR0	4C	#	ASD13CR0	8C	RW		CC	
PRT3IE	0D	RW	DCC23DR1	4D	W	ASD13CR1	8D	RW		CD	
PRT3GS	0E	RW	DCC23DR2	4E	RW	ASD13CR2	8E	RW		CE	
PRT3DM2	0F	RW	DCC23CR0	4F	#	ASD13CR3	8F	RW		CF	
PRT4DR	10	RW		50		ASD20CR0	90	RW	CUR_PP	D0	RW
PRT4IE	11	RW		51		ASD20CR1	91	RW	STK_PP	D1	RW
PRT4GS	12	RW		52		ASD20CR2	92	RW		D2	
PRT4DM2	13	RW		53		ASD20CR3	93	RW	IDX_PP	D3	RW
PRT5DR	14	RW		54		ASC21CR0	94	RW	MVR_PP	D4	RW
PRT5IE	15	RW		55		ASC21CR1	95	RW	MVW_PP	D5	RW
PRT5GS	16	RW		56		ASC21CR2	96	RW	I2C0_CFG	D6	RW
PRT5DM2	17	RW		57		ASC21CR3	97	RW	I2C0_SCR	D7	#
	18			58		ASD22CR0	98	RW	I2C0_DR	D8	RW
	19			59		ASD22CR1	99	RW	I2C0_MSCR	D9	#
	1A			5A		ASD22CR2	9A	RW	INT_CLR0	DA	RW
	1B			5B		ASD22CR3	9B	RW	INT_CLR1	DB	RW
	1C			5C		ASC23CR0	9C	RW	INT_CLR2	DC	RW
	1D			5D		ASC23CR1	9D	RW	INT_CLR3	DD	RW
	1E			5E		ASC23CR2	9E	RW	INT_MSK3	DE	RW
	1F			5F		ASC23CR3	9F	RW	INT_MSK2	DF	RW
DBC00DR0	20	#	AMX_IN	60	RW	DEC0_DH	A0	RC	INT_MSK0	E0	RW
DBC00DR1	21	W	AMUX_CFG	61	RW	DEC0_DL	A1	RC	INT_MSK1	E1	RW
DBC00DR2	22	RW	CLK_CR3	62	RW	DEC1_DH	A2	RC	INT_VC	E2	RC
DBC00CR0	23	#	ARF_CR	63	RW	DEC1_DL	A3	RC	RES_WDT	E3	W
DBC01DR0	24	#	CMP_CR0	64	#	DEC2_DH	A4	RC	I2C1_SCR	E4	#
DBC01DR1	25	W	ASY_CR	65	#	DEC2_DL	A5	RC	I2C1_MSCR	E5	#
DBC01DR2	26	RW	CMP_CR1	66	RW	DEC3_DH	A6	RC	DEC_CR0*	E6	RW
DBC01CR0	27	#	I2C1_DR	67	RW	DEC3_DL	A7	RC	DEC_CR1*	E7	RW
DCC02DR0	28	#		68		MUL1_X	A8	W	MUL0_X	E8	W
DCC02DR1	29	W		69		MUL1_Y	A9	W	MUL0_Y	E9	W
DCC02DR2	2A	RW	SADC_DH	6A	RW	MUL1_DH	AA	R	MUL0_DH	EA	R
DCC02CR0	2B	#	SADC_DL	6B	RW	MUL1_DL	AB	R	MUL0_DL	EB	R
DCC03DR0	2C	#	TMP_DR0	6C	RW	ACC1_DR1	AC	RW	ACC0_DR1	EC	RW
DCC03DR1	2D	W	TMP_DR1	6D	RW	ACC1_DR0	AD	RW	ACC0_DR0	ED	RW
DCC03DR2	2E	RW	TMP_DR2	6E	RW	ACC1_DR3	AE	RW	ACC0_DR3	EE	RW
DCC03CR0	2F	#	TMP_DR3	6F	RW	ACC1_DR2	AF	RW	ACC0_DR2	EF	RW
DBC10DR0	30	#	ACB00CR3	70	RW	RDI0RI	B0	RW		F0	
DBC10DR1	31	W	ACB00CR0	71	RW	RDI0SYN	B1	RW		F1	
DBC10DR2	32	RW	ACB00CR1	72	RW	RDI0IS	B2	RW		F2	
DBC10CR0	33	#	ACB00CR2	73	RW	RDI0LT0	B3	RW		F3	
DBC11DR0	34	#	ACB01CR3	74	RW	RDI0LT1	B4	RW		F4	
DBC11DR1	35	W	ACB01CR0	75	RW	RDI0RO0	B5	RW		F5	
DBC11DR2	36	RW	ACB01CR1	76	RW	RDI0RO1	B6	RW		F6	
DBC11CR0	37	#	ACB01CR2	77	RW	RDI0DSM	B7	RW	CPU_F	F7	RL
DCC12DR0	38	#	ACB02CR3	78	RW	RDI1RI	B8	RW		F8	
DCC12DR1	39	W	ACB02CR0	79	RW	RDI1SYN	B9	RW		F9	
DCC12DR2	3A	RW	ACB02CR1	7A	RW	RDI1IS	BA	RW		FA	
DCC12CR0	3B	#	ACB02CR2	7B	RW	RDI1LT0	BB	RW		FB	
DCC13DR0	3C	#	ACB03CR3	7C	RW	RDI1LT1	BC	RW	DAC1_D	FC	RW
DCC13DR1	3D	W	ACB03CR0	7D	RW	RDI1RO0	BD	RW	DAC0_D	FD	RW
DCC13DR2	3E	RW	ACB03CR1	7E	RW	RDI1RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR0	3F	#	ACB03CR2	7F	RW	RDI1DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 19. CY8C28x45 寄存器映射组 1 表：配置空间

名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问
PRT0DM0	00	RW	DBC20FN	40	RW		80	RW	RD12RI	C0	RW
PRT0DM1	01	RW	DBC20IN	41	RW	SADC_TSCMPL	81	RW	RD12SYN	C1	RW
PRT0IC0	02	RW	DBC20OU	42	RW	SADC_TSCMPH	82	RW	RD12IS	C2	RW
PRT0IC1	03	RW	DBC20CR1	43	RW	ACE_AMD_CR1	83	RW	RD12LT0	C3	RW
PRT1DM0	04	RW	DBC21FN	44	RW		84	RW	RD12LT1	C4	RW
PRT1DM1	05	RW	DBC21IN	45	RW	ACE_PWM_CR	85	RW	RD12RO0	C5	RW
PRT1IC0	06	RW	DBC21OU	46	RW	ACE_ADC0_CR	86	RW	RD12RO1	C6	RW
PRT1IC1	07	RW	DBC21CR1	47	RW	ACE_ADC1_CR	87	RW	RD12DSM	C7	RW
PRT2DM0	08	RW	DCC22FN	48	RW		88	RW		C8	
PRT2DM1	09	RW	DCC22IN	49	RW	ACE_CLK_CR0	89	RW		C9	
PRT2IC0	0A	RW	DCC22OU	4A	RW	ACE_CLK_CR1	8A	RW		CA	
PRT2IC1	0B	RW	DCC22CR1	4B	RW	ACE_CLK_CR3	8B	RW		CB	
PRT3DM0	0C	RW	DCC23FN	4C	RW		8C	RW		CC	
PRT3DM1	0D	RW	DCC23IN	4D	RW	ACE01CR1	8D	RW		CD	
PRT3IC0	0E	RW	DCC23OU	4E	RW	ACE01CR2	8E	RW		CE	
PRT3IC1	0F	RW	DCC23CR1	4F	RW	ASE11CR0	8F	RW		CF	
PRT4DM0	10	RW		50			90		GDI_O_IN	D0	RW
PRT4DM1	11	RW		51		DEC0_CR0	91	RW	GDI_E_IN	D1	RW
PRT4IC0	12	RW		52		DEC_CR3	92	RW	GDI_O_OU	D2	RW
PRT4IC1	13	RW		53			93		GDI_E_OU	D3	RW
PRT5DM0	14	RW		54			94		DEC0_CR	D4	RW
PRT5DM1	15	RW		55		DEC1_CR0	95	RW	DEC1_CR	D5	RW
PRT5IC0	16	RW		56		DEC_CR4	96	RW	DEC2_CR	D6	RW
PRT5IC1	17	RW		57			97		DEC3_CR	D7	RW
	18			58			98		MUX_CR0	D8	RW
	19			59		DEC2_CR0	99	RW	MUX_CR1	D9	RW
	1A			5A		DEC_CR5	9A	RW	MUX_CR2	DA	RW
	1B			5B			9B		MUX_CR3	DB	RW
	1C			5C			9C		IDAC_CR1	DC	RW
	1D			5D		DEC3_CR0	9D	RW	OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBC00FN	20	RW	CLK_CR0	60	RW	GDI_O_IN_CR	A0	RW	OSC_CR0	E0	RW
DBC00IN	21	RW	CLK_CR1	61	RW	GDI_E_IN_CR	A1	RW	OSC_CR1	E1	RW
DBC00OU	22	RW	ABF_CR0	62	RW	GDI_O_OU_CR	A2	RW	OSC_CR2	E2	RW
DBC00CR1	23	RW	AMD_CR0	63	RW	GDI_E_OU_CR	A3	RW	VLT_CR	E3	RW
DBC01FN	24	RW	CMP_GO_EN	64	RW	RTC_H	A4	RW	VLT_CMP	E4	RW
DBC01IN	25	RW	CMP_GO_EN1	65	RW	RTC_M	A5	RW	ADC0_TR	E5	RW
DBC01OU	26	RW	AMD_CR1	66	RW	RTC_S	A6	RW	ADC1_TR	E6	RW
DBC01CR1	27	RW	ALT_CR0	67	RW	RTC_CR	A7	RW	IDAC_CR2	E7	RW
DCC02FN	28	RW	ALT_CR1	68	RW	SADC_CR0	A8	RW	IMO_TR	E8	RW
DCC02IN	29	RW	CLK_CR2	69	RW	SADC_CR1	A9	RW	ILO_TR	E9	RW
DCC02OU	2A	RW	AMUX_CFG1	6A	RW	SADC_CR2	AA	RW	BDG_TR	EA	RW
DCC02CR1	2B	RW	I2C1_CFG	6B	RW	SADC_CR3	AB	RW	ECO_TR	EB	RW
DCC03FN	2C	RW	TMP_DR0	6C	RW	SADC_CR4	AC	RW	MUX_CR4	EC	RW
DCC03IN	2D	RW	TMP_DR1	6D	RW	I2C0_ADDR	AD	RW	MUX_CR5	ED	RW
DCC03OU	2E	RW	TMP_DR2	6E	RW	I2C1_ADDR	AE	RW		EE	
DCC03CR1	2F	RW	TMP_DR3	6F	RW	AMUX_CLK	AF	RW		EF	
DBC10FN	30	RW		70		RD10RI	B0	RW		F0	
DBC10IN	31	RW	SADC_TSCR0	71	RW	RD10SYN	B1	RW		F1	
DBC10OU	32	RW	SADC_TSCR1	72	RW	RD10IS	B2	RW		F2	
DBC10CR1	33	RW	ACE_AMD_CR0	73	RW	RD10LT0	B3	RW		F3	
DBC11FN	34	RW		74		RD10LT1	B4	RW		F4	
DBC11IN	35	RW	ACE_AMX_IN	75	RW	RD10RO0	B5	RW		F5	
DBC11OU	36	RW	ACE_CMP_CR0	76	RW	RD10RO1	B6	RW		F6	
DBC11CR1	37	RW	ACE_CMP_CR1	77	RW	RD10DSM	B7	RW	CPU_F	F7	RL
DCC12FN	38	RW		78		RD11RI	B8	RW		F8	
DCC12IN	39	RW	ACE_C- MP_GI_EN	79	RW	RD11SYN	B9	RW		F9	
DCC12OU	3A	RW	ACE_ALT_CR0	7A	RW	RD11IS	BA	RW	FLS_PR1	FA	RW
DCC12CR1	3B	RW	ACE_ABF_CR0	7B	RW	RD11LT0	BB	RW		FB	
DCC13FN	3C	RW		7C		RD11LT1	BC	RW		FC	
DCC13IN	3D	RW	ACE0_CR1	7D	RW	RD11RO0	BD	RW	IDAC_CR0	FD	RW
DCC13OU	3E	RW	ACE0_CR2	7E	RW	RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR1	3F	RW	ACE0_CR3	7F	RW	RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 20. CY8C28x52 寄存器映射组 0 表：用户空间

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DR	00	RW		40		ASC10CR0	80	RW		C0	
PRT0IE	01	RW		41		ASC10CR1	81	RW		C1	
PRT0GS	02	RW		42		ASC10CR2	82	RW		C2	
PRT0DM2	03	RW		43		ASC10CR3	83	RW		C3	
PRT1DR	04	RW		44		ASD11CR0	84	RW		C4	
PRT1IE	05	RW		45		ASD11CR1	85	RW		C5	
PRT1GS	06	RW		46		ASD11CR2	86	RW		C6	
PRT1DM2	07	RW		47		ASD11CR3	87	RW		C7	
PRT2DR	08	RW		48		ASC12CR0	88	RW		C8	
PRT2IE	09	RW		49		ASC12CR1	89	RW		C9	
PRT2GS	0A	RW		4A		ASC12CR2	8A	RW		CA	
PRT2DM2	0B	RW		4B		ASC12CR3	8B	RW		CB	
PRT3DR	0C	RW		4C		ASD13CR0	8C	RW		CC	
PRT3IE	0D	RW		4D		ASD13CR1	8D	RW		CD	
PRT3GS	0E	RW		4E		ASD13CR2	8E	RW		CE	
PRT3DM2	0F	RW		4F		ASD13CR3	8F	RW		CF	
PRT4DR	10	RW		50		ASD20CR0	90	RW	CUR_PP	D0	RW
PRT4IE	11	RW		51		ASD20CR1	91	RW	STK_PP	D1	RW
PRT4GS	12	RW		52		ASD20CR2	92	RW		D2	
PRT4DM2	13	RW		53		ASD20CR3	93	RW	IDX_PP	D3	RW
PRT5DR	14	RW		54		ASC21CR0	94	RW	MVR_PP	D4	RW
PRT5IE	15	RW		55		ASC21CR1	95	RW	MVW_PP	D5	RW
PRT5GS	16	RW		56		ASC21CR2	96	RW	I2C0_CFG	D6	RW
PRT5DM2	17	RW		57		ASC21CR3	97	RW	I2C0_SCR	D7	#
	18			58		ASD22CR0	98	RW	I2C0_DR	D8	RW
	19			59		ASD22CR1	99	RW	I2C0_MSCR	D9	#
	1A			5A		ASD22CR2	9A	RW	INT_CLR0	DA	RW
	1B			5B		ASD22CR3	9B	RW	INT_CLR1	DB	RW
	1C			5C		ASC23CR0	9C	RW	INT_CLR2	DC	RW
	1D			5D		ASC23CR1	9D	RW	INT_CLR3	DD	RW
	1E			5E		ASC23CR2	9E	RW	INT_MSK3	DE	RW
	1F			5F		ASC23CR3	9F	RW	INT_MSK2	DF	RW
DBC00DR0	20	#	AMX_IN	60	RW	DEC0_DH	A0	RC	INT_MSK0	E0	RW
DBC00DR1	21	W	AMUX_CFG	61	RW	DEC0_DL	A1	RC	INT_MSK1	E1	RW
DBC00DR2	22	RW	CLK_CR3	62	RW	DEC1_DH	A2	RC	INT_VC	E2	RC
DBC00CR0	23	#	ARF_CR	63	RW	DEC1_DL	A3	RC	RES_WDT	E3	W
DBC01DR0	24	#	CMP_CR0	64	#	DEC2_DH	A4	RC		E4	
DBC01DR1	25	W	ASY_CR	65	#	DEC2_DL	A5	RC		E5	
DBC01DR2	26	RW	CMP_CR1	66	RW	DEC3_DH	A6	RC	DEC_CR0*	E6	RW
DBC01CR0	27	#		67		DEC3_DL	A7	RC	DEC_CR1*	E7	RW
DCC02DR0	28	#		68		MUL1_X	A8	W	MUL0_X	E8	W
DCC02DR1	29	W		69		MUL1_Y	A9	W	MUL0_Y	E9	W
DCC02DR2	2A	RW		6A		MUL1_DH	AA	R	MUL0_DH	EA	R
DCC02CR0	2B	#		6B		MUL1_DL	AB	R	MUL0_DL	EB	R
DCC03DR0	2C	#	TMP_DR0	6C	RW	ACC1_DR1	AC	RW	ACC0_DR1	EC	RW
DCC03DR1	2D	W	TMP_DR1	6D	RW	ACC1_DR0	AD	RW	ACC0_DR0	ED	RW
DCC03DR2	2E	RW	TMP_DR2	6E	RW	ACC1_DR3	AE	RW	ACC0_DR3	EE	RW
DCC03CR0	2F	#	TMP_DR3	6F	RW	ACC1_DR2	AF	RW	ACC0_DR2	EF	RW
DBC10DR0	30	#	ACB00CR3	70	RW	RDI0RI	B0	RW		F0	
DBC10DR1	31	W	ACB00CR0	71	RW	RDI0SYN	B1	RW		F1	
DBC10DR2	32	RW	ACB00CR1	72	RW	RDI0IS	B2	RW		F2	
DBC10CR0	33	#	ACB00CR2	73	RW	RDI0LT0	B3	RW		F3	
DBC11DR0	34	#	ACB01CR3	74	RW	RDI0LT1	B4	RW		F4	
DBC11DR1	35	W	ACB01CR0	75	RW	RDI0RO0	B5	RW		F5	
DBC11DR2	36	RW	ACB01CR1	76	RW	RDI0RO1	B6	RW		F6	
DBC11CR0	37	#	ACB01CR2	77	RW	RDI0DSM	B7	RW	CPU_F	F7	RL
DCC12DR0	38	#	ACB02CR3	78	RW	RDI1RI	B8	RW		F8	
DCC12DR1	39	W	ACB02CR0	79	RW	RDI1SYN	B9	RW		F9	
DCC12DR2	3A	RW	ACB02CR1	7A	RW	RDI1IS	BA	RW		FA	
DCC12CR0	3B	#	ACB02CR2	7B	RW	RDI1LT0	BB	RW		FB	
DCC13DR0	3C	#	ACB03CR3	7C	RW	RDI1LT1	BC	RW	DAC1_D	FC	RW
DCC13DR1	3D	W	ACB03CR0	7D	RW	RDI1RO0	BD	RW	DAC0_D	FD	RW
DCC13DR2	3E	RW	ACB03CR1	7E	RW	RDI1RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR0	3F	#	ACB03CR2	7F	RW	RDI1DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

* 地址有双重用途，请参见第 251 页上的“映射例外”

表 21. CY8C28x52 寄存器映射组 1 表：配置空间

名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问
PRT0DM0	00	RW		40			80			C0	
PRT0DM1	01	RW		41			81			C1	
PRT0IC0	02	RW		42			82			C2	
PRT0IC1	03	RW		43		ACE_AM-D_CR1	83	RW		C3	
PRT1DM0	04	RW		44			84			C4	
PRT1DM1	05	RW		45		ACE_PWM_CR	85	RW		C5	
PRT1IC0	06	RW		46		ACE_ADC0_CR	86	RW		C6	
PRT1IC1	07	RW		47		ACE_ADC1_CR	87	RW		C7	
PRT2DM0	08	RW		48			88			C8	
PRT2DM1	09	RW		49		ACE_CLK_CR0	89	RW		C9	
PRT2IC0	0A	RW		4A		ACE_CLK_CR1	8A	RW		CA	
PRT2IC1	0B	RW		4B		ACE_CLK_CR3	8B	RW		CB	
PRT3DM0	0C	RW		4C			8C			CC	
PRT3DM1	0D	RW		4D		ACE01CR1	8D	RW		CD	
PRT3IC0	0E	RW		4E		ACE01CR2	8E	RW		CE	
PRT3IC1	0F	RW		4F		ASE11CR0	8F	RW		CF	
PRT4DM0	10	RW		50			90		GDI_O_IN	D0	RW
PRT4DM1	11	RW		51		DEC0_CR0	91	RW	GDI_E_IN	D1	RW
PRT4IC0	12	RW		52		DEC_CR3	92	RW	GDI_O_OU	D2	RW
PRT4IC1	13	RW		53			93		GDI_E_OU	D3	RW
PRT5DM0	14	RW		54			94		DEC0_CR	D4	RW
PRT5DM1	15	RW		55		DEC1_CR0	95	RW	DEC1_CR	D5	RW
PRT5IC0	16	RW		56		DEC_CR4	96	RW	DEC2_CR	D6	RW
PRT5IC1	17	RW		57			97		DEC3_CR	D7	RW
	18			58			98		MUX_CR0	D8	RW
	19			59		DEC2_CR0	99	RW	MUX_CR1	D9	RW
	1A			5A		DEC_CR5	9A	RW	MUX_CR2	DA	RW
	1B			5B			9B		MUX_CR3	DB	RW
	1C			5C			9C		IDAC_CR1	DC	RW
	1D			5D		DEC3_CR0	9D	RW	OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBC00FN	20	RW	CLK_CR0	60	RW	GDI_O_IN_CR	A0	RW	OSC_CR0	E0	RW
DBC00IN	21	RW	CLK_CR1	61	RW	GDI_E_IN_CR	A1	RW	OSC_CR1	E1	RW
DBC00OU	22	RW	ABF_CR0	62	RW	GDI_O_OU_CR	A2	RW	OSC_CR2	E2	RW
DBC00CR1	23	RW	AMD_CR0	63	RW	GDI_E_OU_CR	A3	RW	VLT_CR	E3	RW
DBC01FN	24	RW	CMP_GO_EN	64	RW	RTC_H	A4	RW	VLT_CMP	E4	RW
DBC01IN	25	RW	CMP_GO_EN1	65	RW	RTC_M	A5	RW	ADC0_TR	E5	RW
DBC01OU	26	RW	AMD_CR1	66	RW	RTC_S	A6	RW	ADC1_TR	E6	RW
DBC01CR1	27	RW	ALT_CR0	67	RW	RTC_CR	A7	RW	IDAC_CR2	E7	RW
DCC02FN	28	RW	ALT_CR1	68	RW		A8		IMO_TR	E8	RW
DCC02IN	29	RW	CLK_CR2	69	RW		A9		ILO_TR	E9	RW
DCC02OU	2A	RW	AMUX_CFG1	6A	RW		AA		BDG_TR	EA	RW
DCC02CR1	2B	RW		6B			AB		ECO_TR	EB	RW
DCC03FN	2C	RW	TMP_DR0	6C	RW		AC		MUX_CR4	EC	RW
DCC03IN	2D	RW	TMP_DR1	6D	RW	I2C0_ADDR	AD	RW	MUX_CR5	ED	RW
DCC03OU	2E	RW	TMP_DR2	6E	RW		AE			EE	
DCC03CR1	2F	RW	TMP_DR3	6F	RW	AMUX_CLK	AF	RW		EF	
DBC10FN	30	RW		70		RD10RI	B0	RW		F0	
DBC10IN	31	RW		71		RD10SYN	B1	RW		F1	
DBC10OU	32	RW		72		RD10IS	B2	RW		F2	
DBC10CR1	33	RW	ACE_AMD_CR0	73	RW	RD10LT0	B3	RW		F3	
DBC11FN	34	RW		74		RD10LT1	B4	RW		F4	
DBC11IN	35	RW	ACE_AMX_IN	75	RW	RD10RO0	B5	RW		F5	
DBC11OU	36	RW	ACE_CMP_CR0	76	RW	RD10RO1	B6	RW		F6	
DBC11CR1	37	RW	ACE_CMP_CR1	77	RW	RD10DSM	B7	RW	CPU_F	F7	RL
DCC12FN	38	RW		78		RD11RI	B8	RW		F8	
DCC12IN	39	RW	ACE_CMP_GI_EN	79	RW	RD11SYN	B9	RW		F9	
DCC12OU	3A	RW	ACE_ALT_CR0	7A	RW	RD11IS	BA	RW	FLS_PR1	FA	RW
DCC12CR1	3B	RW	ACE_ABF_CR0	7B	RW	RD11LT0	BB	RW		FB	
DCC13FN	3C	RW		7C		RD11LT1	BC	RW		FC	
DCC13IN	3D	RW	ACE0_CR1	7D	RW	RD11RO0	BD	RW	IDAC_CR0	FD	RW
DCC13OU	3E	RW	ACE0_CR2	7E	RW	RD11RO1	BE	RW	CPU_SCR1	FE	#
DCC13CR1	3F	RW	ACE0_CR3	7F	RW	RD11DSM	BF	RW	CPU_SCR0	FF	#

空白字段为保留字段，请勿访问这些字段。

访问是针对位进行的。

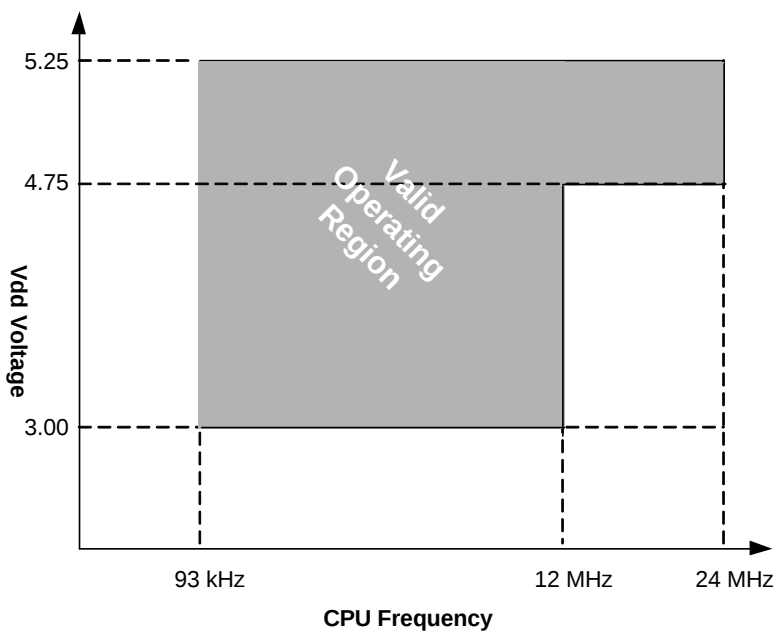
* 地址有双重用途，请参见第 251 页上的“映射例外”

电气规范

本节介绍的是 CY8C28xxx PSoc 器件的直流和交流电气规范。如需最新的电气规范，请访问 <http://www.cypress.com> 网站，以确保您拥有最新的数据手册。

除非另有说明，否则规范的适用温度是 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 且 $T_J \leq 100^{\circ}\text{C}$ 。对于运行频率超过 12 MHz 的器件，该规范为： $-40^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$ ， $T_J \leq 82^{\circ}\text{C}$ 。

图 8. 电压与 CPU 频率



最大绝对额定值

表 22. 最大绝对额定值

符号	说明	最小值	典型值	最大值	单位	注释
T_{STG}	存放温度	-55	25	+100	°C	存放温度越高，数据保留时间越短。推荐的存放温度为 $+25^{\circ}\text{C} \pm 25^{\circ}\text{C}$ 。存放温度长期保持在 65°C 以上会降低可靠性。
$T_{BAKETEMP}$	烘烤温度	—	125	请参见封装标签	°C	
$t_{BAKETIME}$	烘烤时间	请参见封装标签	—	72	小时	
T_A	上电时的环境温度	-40	—	+85	°C	
V_{DD}	相对于 V_{SS} 的 V_{DD} 供电电压	-0.5	—	+6.0	V	
V_{IO}	直流输入电压	$V_{SS} - 0.5$	—	$V_{DD} + 0.5$	V	
V_{IOZ}	应用于三态的直流电压	$V_{SS} - 0.5$	—	$V_{DD} + 0.5$	V	
I_{MIO}	任意端口引脚的最大电流	-25	—	+50	mA	
I_{MAIO}	被配置为模拟驱动器的任意端口引脚上输入的最大电流	-50	—	+50	mA	
ESD	静电放电电压	2000	—	—	V	人体模型 ESD。
LU	门锁电流	—	—	200	mA	

工作温度

表 23. 工作温度

符号	说明	最小值	典型值	最大值	单位	注释
T_A	环境温度	-40	—	+85	°C	
T_J	结温	-40	—	+100	°C	从环境温度到结温的升温情况会因封装不同而存在变化。请参见第 72 页上的热阻。用户必须限制功耗，以满足该要求。

直流电气特性

直流芯片级规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 24. 直流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注释
V_{DD}	供电电压	3.00	—	5.25	V	
I_{DD}	供电电流	—	8	14	mA	条件为 $V_{DD} = 5.0\text{ V}$ 、 $T_A = 25^{\circ}\text{C}$ 、CPU = 3 MHz、SYSCLK 倍频器处于禁用状态。VC1 = 1.5 MHz、VC2 = 93.75 kHz、VC3 = 93.75 kHz。
I_{DD3}	供电电流	—	5	9	mA	条件为 $V_{DD} = 3.3\text{ V}$ 、 $T_A = 25^{\circ}\text{C}$ 、CPU = 3 MHz、SYSCLK 倍频器处于禁用状态。VC1 = 1.5 MHz、VC2 = 93.75 kHz、VC3 = 93.75 kHz。
I_{DDP}	IMO = 6 MHz 且 SLIMO 模式 = 1 时的供电电流	—	2	3	mA	条件为 $V_{DD} = 3.3\text{ V}$ 、 $T_A = 25^{\circ}\text{C}$ 、CPU = 0.75 MHz、SYSCLK 倍频器处于禁用状态、VC1 = 0.375 MHz、VC2 = 23.44 kHz、VC3 = 0.09 kHz。
I_{SB}	使用 POR、LVD、睡眠定时器和 WDT 时的睡眠（模式）电流。 ^[12]	—	3	10	μA	条件为使用内部低速振荡器时， $V_{DD} = 3.3\text{ V}$ 、 $-40^{\circ}\text{C} \leq T_A \leq 55^{\circ}\text{C}$ 。
I_{SBH}	在高温条件下使用 POR、LVD、睡眠定时器和 WDT 时的睡眠（模式）电流。 ^[12]	—	4	25	μA	条件为使用内部低速振荡器时， $V_{DD} = 3.3\text{ V}$ 、 $55^{\circ}\text{C} < T_A \leq 85^{\circ}\text{C}$ 。
I_{SBXTL}	使用 POR、LVD、睡眠定时器、WDT 和外部晶振时的睡眠（模式）电流。 ^[12]	—	4	13	μA	条件为使用具有适当负载且最大功耗为 $1\text{ }\mu\text{W}$ 的 32.768 kHz 晶振。 $V_{DD} = 3.3\text{ V}$ 、 $-40^{\circ}\text{C} \leq T_A \leq 55^{\circ}\text{C}$ 。
I_{SBXTLH}	在高温条件下使用 POR、LVD、睡眠定时器、WDT 和外部晶振时的睡眠（模式）电流。 ^[12]	—	5	26	μA	条件为使用具有适当负载且最大功耗为 $1\text{ }\mu\text{W}$ 的 32.768 kHz 晶振。 $V_{DD} = 3.3\text{ V}$ 、 $55^{\circ}\text{C} < T_A \leq 85^{\circ}\text{C}$ 。
I_{SBRTC}	在睡眠期间 RTC 消耗的电流	—	0.5	1	μA	在睡眠期间 RTC 消耗的额外电流。在温度为 25°C 且电压为 5 V 的条件下得到额外电流的典型值。
V_{REF}	参考电压（带隙）	1.280	1.300	1.320	V	已针对相应的 V_{DD} 进行调整。
I_{SXRES}	XRES 置为 5 V 时的供电电流	—	0.65	3	mA	最大值是 XRES 之后的峰值电流；典型值为稳态电流值。 $T_A = 25^{\circ}\text{C}$ 。
	XRES 置为 3.3 V 时的供电电流	—	0.4	1.5	mA	

注释：

12. 待机（睡眠）电流包括实现可靠的系统操作所需的所有功能（POR、LVD、WDT、睡眠定时器）。必须将该电流与拥有类似功能的器件的待机电流进行比较。

直流 GPIO 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 °C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 25. 直流 GPIO 规范

符号	说明	最小值	典型值	最大值	单位	注释
R_{PU}	上拉电阻	4	5.6	8	k Ω	
R_{PD}	下拉电阻	4	5.6	8	k Ω	
V_{OH}	输出高电平	$V_{DD} - 1.0$	—	—	V	$I_{OH} = 10\text{ mA}$, $V_{DD} = 4.75$ 到 5.25 V (共 8 个负载, 其中 4 个在偶数端口引脚上 (如 P0[2]、P1[4]), 另外 4 个在奇数端口引脚上 (如 P0[3]、P1[5])). 最大总计为 80 mA 的 I_{OH} 预算。
V_{OL}	输出低电平	—	—	0.75	V	$I_{OL} = 25\text{ mA}$, $V_{DD} = 4.75$ 到 5.25 V (共 8 个负载, 其中 4 个在偶数端口引脚上 (如 P0[2]、P1[4]), 另外 4 个在奇数端口引脚上 (如 P0[3]、P1[5])). 最大总计为 150 mA 的 I_{OL} 预算。
I_{OH}	高电平拉电流	10	—	—	mA	$V_{OH} = V_{DD} - 1.0\text{ V}$, 请参见 V_{OH} 注释中的总电流的限制。
I_{OL}	低电平灌电流	25	—	—	mA	$V_{OL} = 0.75\text{ V}$, 请参见 V_{OL} 注释中的总电流限制。
V_{IL}	输入低电平	—	—	0.8	V	$V_{DD} = 3.0 \sim 5.25\text{ V}$ 。
V_{IH}	输入高电平	2.1	—	—	V	$V_{DD} = 3.0 \sim 5.25\text{ V}$ 。
V_H	输入迟滞	—	60	—	mV	
I_{IL}	输入漏电流 (绝对值)	—	1	—	nA	粗略测试结果为 1 μA 。
C_{IN}	输入引脚上的电容负载	—	3.5	10	pF	取决于封装和引脚。温度 = 25 °C。
C_{OUT}	输出引脚上的电容负载	—	3.5	10	pF	取决于封装和引脚。温度 = 25 °C。

直流运算放大器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。这些规范所涵盖的运算放大器既是模拟连续时间 PSoC 模块的组件，也是模拟开关电容 PSoC 模块的组件。许可的规范是在模拟连续时间 PSoC 模块中测得的。

表 26. 5 V 直流运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注释
V_{OSOACT}	输入偏移电压 CT 模块（绝对值） 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 高	— — —	1.6 1.3 1.2	8 8 8	mV mV mV	
V_{OSOA}	输入偏移电压 SC 和 AGND 运算放大器（绝对值）	—	1	6	mV	适用于高和低的运算放大器偏压。
TCV_{OSOA}	平均输入偏移电压漂移	—	7.0	35.0	$\mu\text{V}/^{\circ}\text{C}$	
I_{EBOA}	输入漏电流（端口 0 模拟引脚）	—	200	—	pA	粗略测试结果为 1 μA 。
C_{INOA}	输入电容（端口 0 模拟引脚）	—	4.5	9.5	pF	取决于封装和引脚。 温度 = 25°C 。
V_{CMOA}	共模电压范围 共模电压范围（高功耗或高运算放大器偏压）	0.0 0.5	— —	V_{DD} $V_{\text{DD}} - 0.5$	V V	共模输入电压范围是通过模拟输出缓冲区测得的。该规范包含了模拟输出缓冲区特性所造成的限制。
CMRR_{OA}	共模抑制比 功耗 = 低 功耗 = 中 功耗 = 高	60 60 60	— — —	— — —	dB dB dB	
G_{OLOA}	开环增益 功耗 = 低 功耗 = 中 功耗 = 高	60 60 80	— — —	— — —	dB dB dB	
V_{OHIGHOA}	输出高电平电压摆幅（内部信号） 功耗 = 低 功耗 = 中 功耗 = 高	$V_{\text{DD}} - 0.2$ $V_{\text{DD}} - 0.2$ $V_{\text{DD}} - 0.5$	— — —	— — —	V V V	
V_{OLOWOA}	输出低电平电压摆幅（内部信号） 功耗 = 低 功耗 = 中 功耗 = 高	— — —	— — —	0.2 0.2 0.5	V V V	
I_{SOA}	供电电流（含相关的 AGND 缓冲区） 功耗 = 低，运算放大器偏压 = 低 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 低 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 高	— — — — — —	200 400 700 1400 2400 4600	300 600 1100 2000 3600 7700	μA μA μA μA μA μA	
PSRR_{OA}	供电电压抑制比	60	—	—	dB	$V_{\text{SS}} \leq V_{\text{IN}} \leq (V_{\text{DD}} - 2.25)$ 或 $(V_{\text{DD}} - 1.25 \text{ V}) \leq V_{\text{IN}} \leq V_{\text{DD}}$

表 27. 3.3 V 直流运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注释
V_{OSOACT}	输入偏移电压 CT 模块（绝对值）	—	1.65	8	mV	
	功耗 = 低，运算放大器偏压 = 高	—	1.32	8	mV	
	功耗 = 中，运算放大器偏压 = 高	—	—	—	mV	
V_{OSOA}	输入偏移电压 SC 和 AGND（绝对值）	—	1	6	mV	适用于高和低的运算放大器偏压。
TCV_{OSOA}	平均输入偏移电压漂移	—	7.0	35.0	$\mu V/^{\circ}C$	
I_{EBOA}	输入漏电流（端口 0 模拟引脚）	—	200	—	pA	粗略测试结果为 1 μA 。
C_{INOA}	输入电容（端口 0 模拟引脚）	—	4.5	9.5	pF	取决于封装和引脚。 温度 = 25 $^{\circ}C$ 。
V_{CMOA}	共模电压范围	0.2	—	$V_{DD} - 0.2$	V	共模输入电压范围是通过模拟输出缓冲区测得的。该规范包括模拟输出缓冲区的特性所造成的限制。
$CMRR_{OA}$	共模抑制比	50	—	—	dB	
	功耗 = 低	50	—	—	dB	
	功耗 = 中	50	—	—	dB	
G_{OLOA}	开环增益	60	—	—	dB	
	功耗 = 低	60	—	—	dB	
	功耗 = 中	80	—	—	dB	
$V_{OHIGHOA}$	输出高电平电压摆幅（内部信号）	$V_{DD} - 0.2$	—	—	V	
	功耗 = 低	$V_{DD} - 0.2$	—	—	V	
	功耗 = 中	$V_{DD} - 0.2$	—	—	V	
V_{OLOWOA}	输出低电平电压摆幅（内部信号）	—	—	0.2	V	
	功耗 = 低	—	—	0.2	V	
	功耗 = 中	—	—	0.2	V	
I_{SOA}	供电电流（含相关的 AGND 缓冲区）	—	200	300	μA	
	功耗 = 低，运算放大器偏压 = 低	—	400	600	μA	
	功耗 = 低，运算放大器偏压 = 高	—	700	1000	μA	
	功耗 = 中，运算放大器偏压 = 低	—	1400	2000	μA	
	功耗 = 中，运算放大器偏压 = 高	—	2400	3600	μA	
	功耗 = 高，运算放大器偏压 = 低	—	4600	7500	μA	
	功耗 = 高，运算放大器偏压 = 高	—	—	—	μA	
$PSRR_{OA}$	供电电压抑制比	50	80	—	dB	$V_{SS} \leq V_{IN} \leq (V_{DD} - 2.25 V)$ 或 $(V_{DD} - 1.25 V) \leq V_{IN} \leq V_{DD}$ 。

直流 E 型运算放大器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 °C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。这些规范所涵盖的运算放大器是受限 E 型模拟 PSoC 模块的组件。

表 28. 5 V 直流 E 型运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{OSOA}	输入偏移电压（绝对值）	–	2.5	15	mV	在 $0.2\text{ V} < V_{\text{IN}} < V_{\text{DD}} - 1.2\text{ V}$ 条件下。
		–	2.5	20	mV	在 $V_{\text{IN}} = 0 - 0.2\text{ V}$ 且 $V_{\text{IN}} > V_{\text{DD}} - 1.2\text{ V}$ 条件下。
TCV_{OSOA}	平均输入偏移电压漂移	–	10	–	$\mu\text{V}/^{\circ}\text{C}$	
$I_{\text{EBOA}}^{[13]}$	输入漏电流（端口 0 模拟引脚）	–	200	–	nA	粗略测试结果为 1 μA 。
C_{INOA}	输入电容（端口 0 模拟引脚）	–	4.5	9.5	pF	取决于封装和引脚。 温度 = 25 °C。
V_{CMOA}	普通模式电压范围	0.0	–	V_{DD}	V	
I_{SOA}	放大器供电电流	–	10	30	μA	

表 29. 3.3 V 直流 E 型运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注释
V_{OSOA}	输入偏移电压（绝对值）	–	2.5	15	mV	在 $0.2\text{ V} < V_{\text{IN}} < V_{\text{DD}} - 1.2\text{ V}$ 条件下。
		–	2.5	20	mV	在 $V_{\text{IN}} = 0 - 0.2\text{ V}$ 且 $V_{\text{IN}} > V_{\text{DD}} - 1.2\text{ V}$ 条件下。
TCV_{OSOA}	平均输入偏移电压漂移	–	10	–	$\mu\text{V}/^{\circ}\text{C}$	
$I_{\text{EBOA}}^{[13]}$	输入漏电流（端口 0 模拟引脚）	–	200	–	nA	粗略测试结果为 1 μA 。
C_{INOA}	输入电容（端口 0 模拟引脚）	–	4.5	9.5	pF	取决于封装和引脚。 温度 = 25 °C。
V_{CMOA}	共模电压范围	0	–	V_{DD}	V	
I_{SOA}	放大器供电电流	–	10	30	μA	

直流低功耗比较器规范

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 、3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 2.4 V 至 3.0 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 °C 且电压为 5 V 的情况，仅供设计指导之用。

表 30. 直流低功耗比较器规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{REFLPC}	低功耗电压比较器（LPC）的参考电压范围	0.2	–	$V_{\text{DD}} - 1$	V	
V_{OSLPC}	LPC 电压偏移	–	2.5	30	mV	
I_{SLPC}	LPC 供电电流	–	10	40	μA	

注释：

13. 典型行为：端口 0 引脚 0 的 I_{EBOA} 在温度为 25°C 时低于 1 nA；在更高温度下会达到 50 nA。要实现最低漏电流 200 nA，请使用端口 0 引脚 1-7。

直流模拟输出缓冲器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 $^{\circ}\text{C}$ 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 31. 5 V 直流模拟输出缓冲器规范

符号	说明	最小值	典型值	最大值	单位	注释
C_L	负载电容	—	—	200	pF	本规范适用于由模拟输出缓冲器驱动的外部电路。
V_{OSOB}	输入偏移电压（绝对值）	—	3	12	mV	
TCV_{OSOB}	平均输入偏移电压漂移	—	+6	20	$\mu\text{V}/^{\circ}\text{C}$	
V_{CMOB}	共模输入电压范围	0.5	—	$V_{DD} - 1.0$	V	
R_{OUTOB}	输出阻抗 功耗 = 低 功耗 = 高	— —	1 1	— —	Ω Ω	
$V_{OHIGHOB}$	输出高电平电压摆幅 (负载 = $32\ \Omega \sim V_{DD}/2$) 功耗 = 低 功耗 = 高	$0.5 \times V_{DD} + 1.3$ $0.5 \times V_{DD} + 1.3$	— —	— —	V V	
V_{LOWOB}	输出低电平电压摆幅 (负载 = $32\ \Omega \sim V_{DD}/2$) 功耗 = 低 功耗 = 高	— —	— —	$0.5 \times V_{DD} - 1.3$ $0.5 \times V_{DD} - 1.3$	V V	
I_{SOB}	供电电流包含偏压单元 (无负载) 功耗 = 低 功耗 = 高	— —	1.1 2.6	5.1 8.8	mA mA	
$PSRR_{OB}$	供电电压抑制比	53	64	—	dB	$(0.5 \times V_{DD} - 1.0) \leq V_{OUT} \leq (0.5 \times V_{DD} + 0.9)$ 。

表 32. 3.3 V 直流模拟输出缓冲区规范

符号	说明	最小值	典型值	最大值	单位	注释
C_L	负载电容	—	—	200	pF	本规范适用于由模拟输出缓冲器驱动的外部电路。
V_{OSOB}	输入偏移电压（绝对值）	—	3	12	mV	
TCV_{OSOB}	平均输入偏移电压漂移	—	+6	20	$\mu V/^{\circ}C$	
V_{CMOB}	共模输入电压范围	0.5	—	$V_{DD} - 1.0$	V	
R_{OUTOB}	输出电阻 功耗 = 低 功耗 = 高	— —	1 1	— —	Ω Ω	
$V_{OHIGHOB}$	输出高电平电压摆幅 （负载 = $1\text{ k}\Omega \sim V_{DD}/2$ ） 功耗 = 低 功耗 = 高	$0.5 \times V_{DD} + 1.0$ $0.5 \times V_{DD} + 1.0$	— —	— —	V V	
V_{LOWOB}	输出低电平电压摆幅 （负载 = $1\text{ k}\Omega \sim V_{DD}/2$ ） 功耗 = 低 功耗 = 高	— —	— —	$0.5 \times V_{DD} - 1.0$ $0.5 \times V_{DD} - 1.0$	V V	
I_{SOB}	供电电流包含偏压单元（无负载） 功耗 = 低 功耗 = 高	— —	0.8 2.0	2.0 4.3	mA mA	
$PSRR_{OB}$	供电电压抑制比	47	64	—	dB	$(0.5 \times V_{DD} - 1.0) \leq V_{OUT} \leq (0.5 \times V_{DD} + 0.9)$ 。

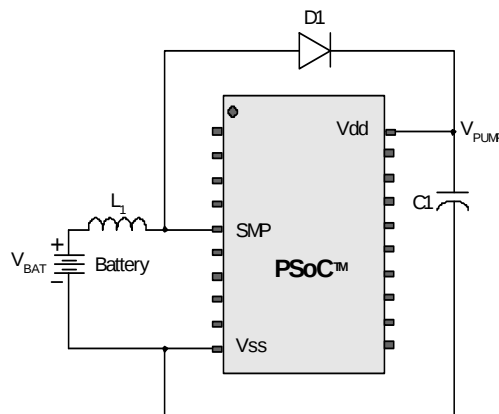
直流开关电压泵规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 33. 直流开关电压泵（SMP）规范

符号	说明	最小值	典型值	最大值	单位	注释
$V_{\text{PUMP}} 5\text{ V}$	5 V 输出电压	4.75	5.0	5.25	V	脚注中的配置。 ^[14] 平均值，忽略纹波。SMP 触发电压被设置为 5.0 V。
$V_{\text{PUMP}} 3\text{ V}$	3 V 输出电压	3.00	3.25	3.60	V	脚注中的配置。 ^[14] 平均值，忽略纹波。SMP 触发电压被设置为 3.25 V。
I_{PUMP}	可用输出电流 $V_{\text{BAT}} = 1.5\text{ V}$, $V_{\text{PUMP}} = 3.25\text{ V}$ $V_{\text{BAT}} = 1.8\text{ V}$, $V_{\text{PUMP}} = 5.0\text{ V}$	8 5	— —	— —	mA mA	脚注中的配置。 ^[14] SMP 触发电压被设置为 3.25 V。 SMP 触发电压被设置为 5.0 V。
$V_{\text{BAT}} 5\text{ V}$	电池的输入电压范围	1.8	—	5.0	V	脚注中的配置。 ^[14] SMP 触发电压被设置为 5.0 V。
$V_{\text{BAT}} 3\text{ V}$	电池的输入电压范围	1.5	—	3.3	V	脚注中的配置。 ^[14] SMP 触发电压被设置为 3.25 V。
V_{BATSTART}	电池的最小输入电压，用于启动泵	2.6	—	—	V	脚注中的配置。 ^[14]
$\Delta V_{\text{PUMP_Line}}$	电压调节（在 V_{BAT} 范围内）	—	5	—	% V_O	脚注中的配置。 ^[14] V_O 是通过直流 POR 和 LVD 规范中 VM[2:0] 设置指定的“PUMP 触发的 V_{DD} 值”第 52 页上的表 40。
$\Delta V_{\text{PUMP_Load}}$	负载调节	—	5	—	% V_O	脚注中的配置。 ^[14] V_O 是通过直流 POR 和 LVD 规范中 VM[2:0] 设置指定的“PUMP 触发的 V_{DD} 值”第 52 页上的表 40。
$\Delta V_{\text{PUMP_Ripple}}$	输出电压纹波（取决于电容 / 负载）	—	100	—	mVpp	脚注中的配置。 ^[14] 负载为 5 mA。
E_3	效率	35	50	—	%	脚注中的配置。 ^[14] 负载为 5 mA。SMP 触发电压被设置为 3.25 V。
F_{PUMP}	切换频率	—	1.3	—	MHz	
DC_{PUMP}	切换占空比	—	50	—	%	

图 9. 基本开关电压泵电路



注释：

14. $L_1 = 2\text{ }\mu\text{H}$ 电感， $C_1 = 10\text{ }\mu\text{F}$ 电容， $D_1 =$ 肖特基二极管。请参考 图 9。

直流模拟参考规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数的测量条件为 25 $^{\circ}\text{C}$ 下且电压为 5 V 或 3.3 V，这些参数仅供设计指导使用。

RefHi 和 RefLo 许可的规范是通过模拟连续时间 PSoC 模块测得的。RefHi 和 RefLo 的功耗级别是指模拟参考控制寄存器的功耗。在 AGND 旁路模式下，在 P2[4] 测量 AGND。每个模拟连接时间 PSoC 模块将最大值为 10 mV 的额外偏移误差添加到本地 AGND 缓冲器所许可的 AGND 规范。除非另行规定，否则参考控制功耗可以设置为中或高。

注意：当使用由模拟参考决定的模拟源时，避免将 P2[4] 作为数字信号使用。AGND 上可能出现数字信号的某些耦合。

表 34. 5 V 直流模拟参考规范

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b000	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.214	V _{DD} /2 + 1.279	V _{DD} /2 + 1.341	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.018	V _{DD} /2 - 0.004	V _{DD} /2 + 0.01	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.328	V _{DD} /2 - 1.301	V _{DD} /2 - 1.273	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 0.228	V _{DD} /2 + 1.284	V _{DD} /2 + 1.344	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.015	V _{DD} /2 - 0.002	V _{DD} /2 + 0.011	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.329	V _{DD} /2 - 1.303	V _{DD} /2 - 1.275	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.224	V _{DD} /2 + 1.287	V _{DD} /2 + 1.345	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.014	V _{DD} /2 - 0.001	V _{DD} /2 + 0.012	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.328	V _{DD} /2 - 1.304	V _{DD} /2 - 1.275	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.226	V _{DD} /2 + 1.288	V _{DD} /2 + 1.346	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.014	V _{DD} /2 - 0.001	V _{DD} /2 + 0.012	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.328	V _{DD} /2 - 1.304	V _{DD} /2 - 1.276	V

注释：

15. AGND 容差包括 PSoC 模块本地缓冲区的偏移。

表 34. 5 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b001	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 1.3 V)	P2[4] + P2[6] – 0.055	P2[4] + P2[6] – 0.019	P2[4] + P2[6] + 0.019	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	–
		V _{REFLO}	参考电压为低	P2[4]–P2[6] (P2[4] = V _{DD} /2, P2[6] = 1.3 V)	P2[4] – P2[6] – 0.030	P2[4] – P2[6] + 0.005	P2[4] – P2[6] + 0.035	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 1.3 V)	P2[4] + P2[6] – 0.05	P2[4] + P2[6] – 0.015	P2[4] + P2[6] + 0.021	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	–
		V _{REFLO}	参考电压为低	P2[4]–P2[6] (P2[4] = V _{DD} /2, P2[6] = 1.3 V)	P2[4] – P2[6] – 0.033	P2[4] – P2[6] + 0.001	P2[4] – P2[6] + 0.031	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 1.3 V)	P2[4] + P2[6] – 0.048	P2[4] + P2[6] – 0.013	P2[4] + P2[6] + 0.022	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	–
		V _{REFLO}	参考电压为低	P2[4]–P2[6] (P2[4] = V _{DD} /2, P2[6] = 1.3 V)	P2[4] – P2[6] – 0.034	P2[4] – P2[6] – 0.001	P2[4] – P2[6] + 0.031	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 1.3 V)	P2[4] + P2[6] – 0.047	P2[4] + P2[6] – 0.012	P2[4] + P2[6] + 0.023	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	–
		V _{REFLO}	参考电压为低	P2[4]–P2[6] (P2[4] = V _{DD} /2, P2[6] = 1.3 V)	P2[4] – P2[6] – 0.036	P2[4] – P2[6] – 0.002	P2[4] – P2[6] + 0.030	V
0b010	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} – 0.028	V _{DD} – 0.010	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 – 0.014	V _{DD} /2 – 0.002	V _{DD} /2 + 0.012	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.004	V _{SS} + 0.008	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} – 0.021	V _{DD} – 0.007	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 – 0.014	V _{DD} /2 – 0.001	V _{DD} /2 + 0.012	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.005	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} – 0.019	V _{DD} – 0.006	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 – 0.014	V _{DD} /2 – 0.001	V _{DD} /2 + 0.012	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.004	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} – 0.017	V _{DD} – 0.005	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 – 0.014	V _{DD} /2 – 0.001	V _{DD} /2 + 0.013	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.001	V _{SS} + 0.003	V

表 34. 5 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b011	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3 × 带隙	3.736	3.887	4.030	V
		V _{AGND}	AGND	2 × 带隙	2.525	2.598	2.667	V
		V _{REFLO}	参考电压为低	带隙	1.265	1.302	1.335	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3 × 带隙	3.747	3.894	4.034	V
		V _{AGND}	AGND	2 × 带隙	2.528	2.601	2.668	V
		V _{REFLO}	参考电压为低	带隙	1.264	1.302	1.335	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3 × 带隙	3.749	3.897	4.035	V
		V _{AGND}	AGND	2 × 带隙	2.529	2.602	2.668	V
		V _{REFLO}	参考电压为低	带隙	1.264	1.302	1.335	V
0b100	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.483 – P2[6]	2.578 – P2[6]	2.669 – P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.525	2.598	2.666	V
		V _{REFLO}	参考电压为低	2 × 带隙 – P2[6] (P2[6] = 1.3 V)	2.512 – P2[6]	2.602 – P2[6]	2.684 – P2[6]	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.495 – P2[6]	2.586 – P2[6]	2.673 – P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.528	2.601	2.668	V
		V _{REFLO}	参考电压为低	2 × 带隙 – P2[6] (P2[6] = 1.3 V)	2.510 – P2[6]	2.602 – P2[6]	2.685 – P2[6]	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.498 – P2[6]	2.589 – P2[6]	2.674 – P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.529	2.601	2.668	V
		V _{REFLO}	参考电压为低	2 × 带隙 – P2[6] (P2[6] = 1.3 V)	2.509 – P2[6]	2.601 – P2[6]	2.685 – P2[6]	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.500 – P2[6]	2.591 – P2[6]	2.675 – P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.530	2.603	2.669	V
		V _{REFLO}	参考电压为低	2 × 带隙 – P2[6] (P2[6] = 1.3 V)	2.508 – P2[6]	2.601 – P2[6]	2.686 – P2[6]	V

表 34. 5 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b101	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.218	P2[4] + 1.283	P2[4] + 1.344	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.329	P2[4] - 1.297	P2[4] - 1.265	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.225	P2[4] + 1.287	P2[4] + 1.346	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.330	P2[4] - 1.301	P2[4] - 1.271	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.226	P2[4] + 1.288	P2[4] + 1.346	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.330	P2[4] - 1.302	P2[4] - 1.272	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.227	P2[4] + 1.289	P2[4] + 1.347	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.331	P2[4] - 1.303	P2[4] - 1.273	V
0b110	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.506	2.597	2.674	V
		V _{AGND}	AGND	带隙	1.263	1.302	1.336	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.014	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.508	2.595	2.675	V
		V _{AGND}	AGND	带隙	1.263	1.302	1.336	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.008	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.508	2.595	2.676	V
		V _{AGND}	AGND	带隙	1.263	1.302	1.336	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.005	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.508	2.596	2.677	V
		V _{AGND}	AGND	带隙	1.263	1.302	1.336	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.001	V _{SS} + 0.003	V

表 34. 5 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b111	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3.2 × 带隙	4.056	4.155	4.222	V
		V _{AGND}	AGND	1.6 × 带隙	2.012	2.083	2.168	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.01	V _{SS} + 0.035	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3.2 × 带隙	4.061	4.153	4.223	V
		V _{AGND}	AGND	1.6 × 带隙	2.023	2.082	2.145	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.022	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3.2 × 带隙	4.063	4.154	4.224	V
		V _{AGND}	AGND	1.6 × 带隙	2.020	2.083	2.152	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.024	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3.2 × 带隙	4.061	4.154	4.225	V
		V _{AGND}	AGND	1.6 × 带隙	2.026	2.081	2.140	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.004	V _{SS} + 0.017	V

表 35. 3.3 V 直流模拟参考规范

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b000	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.223	V _{DD} /2 + 1.283	V _{DD} /2 + 1.343	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.013	V _{DD} /2 - 0.003	V _{DD} /2 + 0.005	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.322	V _{DD} /2 - 1.297	V _{DD} /2 - 1.270	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.228	V _{DD} /2 + 1.288	V _{DD} /2 + 1.345	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.008	V _{DD} /2 - 0.002	V _{DD} /2 + 0.005	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.322	V _{DD} /2 - 1.298	V _{DD} /2 - 1.271	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.232	V _{DD} /2 + 1.290	V _{DD} /2 + 1.346	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.008	V _{DD} /2 - 0.001	V _{DD} /2 + 0.006	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.322	V _{DD} /2 - 1.299	V _{DD} /2 - 1.272	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.233	V _{DD} /2 + 1.291	V _{DD} /2 + 1.347	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.006	V _{DD} /2	V _{DD} /2 + 0.006	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.322	V _{DD} /2 - 1.299	V _{DD} /2 - 1.272	V

表 35. 3.3 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b001	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.045	P2[4] + P2[6] - 0.017	P2[4] + P2[6] + 0.016	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	-	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.019	P2[4] - P2[6] + 0.004	P2[4] - P2[6] + 0.023	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.036	P2[4] + P2[6] - 0.012	P2[4] + P2[6] + 0.013	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	-	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.021	P2[4] - P2[6] - 0.001	P2[4] - P2[6] + 0.021	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.034	P2[4] + P2[6] - 0.011	P2[4] + P2[6] + 0.013	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	-	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.023	P2[4] - P2[6] - 0.002	P2[4] - P2[6] + 0.016	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.033	P2[4] + P2[6] - 0.009	P2[4] + P2[6] + 0.014	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	-	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.024	P2[4] - P2[6] - 0.003	P2[4] - P2[6] + 0.020	V
0b010	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.042	V _{DD} - 0.008	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.035	V _{DD} /2 - 0.001	V _{DD} /2 + 0.031	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.0165	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.035	V _{DD} - 0.005	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.031	V _{DD} /2 - 0.001	V _{DD} /2 + 0.028	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.012	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.044	V _{DD} - 0.005	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.052	V _{DD} /2	V _{DD} /2 + 0.046	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.014	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.036	V _{DD} - 0.004	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.032	V _{DD} /2	V _{DD} /2 + 0.029	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.001	V _{SS} + 0.012	V
0b011	所有功耗设置。 禁止使用 3.3 V。	-	-	-	-	-	-	-
0b100	所有功耗设置。 禁止使用 3.3 V。	-	-	-	-	-	-	-

表 35. 3.3 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b101	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.226	P2[4] + 1.286	P2[4] + 1.343	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	—	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.323	P2[4] - 1.293	P2[4] - 1.262	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.232	P2[4] + 1.29	P2[4] + 1.344	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	—	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.324	P2[4] - 1.296	P2[4] - 1.267	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.233	P2[4] + 1.291	P2[4] + 1.345	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	—	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.324	P2[4] - 1.298	P2[4] - 1.269	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.234	P2[4] + 1.292	P2[4] + 1.345	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	—	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.324	P2[4] - 1.299	P2[4] - 1.270	V
0b110	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.504	2.595	2.672	V
		V _{AGND}	AGND	带隙	1.262	1.301	1.336	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.013	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.506	2.593	2.674	V
		V _{AGND}	AGND	带隙	1.262	1.301	1.336	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.008	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.506	2.594	2.675	V
		V _{AGND}	AGND	带隙	1.262	1.301	1.335	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.007	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.507	2.595	2.675	V
		V _{AGND}	AGND	带隙	1.262	1.301	1.335	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.001	V _{SS} + 0.005	V
0b111	所有功耗设置。 禁止使用 3.3 V。	—	—	—	—	—	—	—

直流模拟 PSoc 模块规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 $^{\circ}\text{C}$ 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 36. 直流模拟 PSoc 模块规范

符号	说明	最小值	典型值	最大值	单位	注释
R_{CT}	电阻值（连续时间）	—	12.24	—	k Ω	
C_{SC}	电容单元值（开关电容）	—	80	—	fF	

直流模拟复用器总线参数

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 $^{\circ}\text{C}$ 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 37. 直流模拟复用器总线规范

符号	说明	最小值	典型值	最大值	单位	注释
R_{SW}	从开关到通用模拟总线的开关电阻	—	—	400	Ω	$V_{DD} \geq 3.0\text{ V}$
R_{VSS}	从初始化开关到 V_{SS} 的电阻	—	—	800	Ω	

直流 SAR10 ADC 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 $^{\circ}\text{C}$ 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 38. 直流 SAR10 ADC 规范

符号	说明	最小值	典型值	最大值	单位	注释
INL_{SAR10}	$V_{REF} \geq 3\text{ V}$ 时的积分非线性度	-2.5	—	2.5	LSB	提供了 10 位分辨率
	$V_{REF} < 3\text{ V}$ 时的积分非线性度	-5	—	5	LSB	提供了 10 位分辨率
DNL_{SAR10}	$V_{REF} \geq 3\text{ V}$ 时的微分非线性度	-1.5	—	1.5	LSB	提供了 10 位分辨率
	$V_{REF} > 3\text{ V}$ 时的微分非线性度	-4	—	4	LSB	提供了 10 位分辨率
I_{SAR10}	有功电流消耗	0.08	0.5	0.497	mA	
$I_{VREFSAR10}$	在配置为 SAR10 ADC 的 V_{REF} 输入时，P2[5] 的输入电流。	—	—	0.5	mA	在此配置下，会禁用内部电压参考缓冲器。
$V_{VREFSAR10}$	在配置为 SAR10 ADC 的外部电压参考时，P2[5] 的输入参考电压。	2.7	—	$V_{DD} - 0.3\text{ V}$	V	当 V_{REF} 在 SAR10 ADC 内部缓冲时，P2[5] 的电压电平（当配置为外部参考电压时）必须至少比 V_{DD} 引脚的芯片供电电压电平小 300 mV。 ($V_{VREFSAR10} < (V_{DD} - 300\text{ mV})$)。
$V_{OSSAR10}$	偏移电压	5	7.7	10	mV	
SAR_{IMP}	SAR 输入阻抗	—	1.64	—	M Ω	频率相关性 = $1/F_s$ $^{\circ}\text{C}$ 。 142.9 kHz（最大值）且 $C_{in} = 4.28\text{ pF}$ （典型值）

IDAC 直流规范

表 39. IDAC 直流规范

符号	说明	最小值	典型值	最大值	单位	注释
IDAC_DNL	微分非线性	-5.0	2.0	5.0	LSB	对所有 3 个电流范围均有效
IDAC_INL	积分非线性	-5.0	2.0	5.0	LSB	对所有 3 个电流范围均有效
IDAC_Gain	每位增益 — 范围 1 (91 μ A)	283	357	447	nA	在全量程时测得
	每位增益 — 范围 2 (318 μ A)	985	1250	1532	nA	
	每位增益 — 范围 3 (637 μ A)	1959	2500	3056	nA	
IDACOffset	在代码 0 相对于 LSB 理想值的偏移 — 范围 1 (91 μ A)		2.0%	20%	%	测量值为 LSB 的百分比 (电流 @ 代码 0) / (LSB 理想电流)
	在代码 0 相对于 LSB 理想值的偏移 — 范围 2 (318 μ A)		1.0%	10%	%	
	在代码 0 相对于 LSB 理想值的偏移 — 范围 3 (637 μ A)		1.0%	10%	%	

直流 POR 和 LVD 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

注意：下表中的 PORLEV 位和 VM 位指 VLT_CR 寄存器中的位。有关 VLT_CR 寄存器的详细信息，请参见 CY8C28xxx PSoC 器件的 PSoC 技术参考手册。

表 40. 直流 POR 和 LVD 规范

符号	说明	最小值	典型值	最大值	单位	注释
V _{PPOR0R}	PPOR 触发的 V _{DD} 值（上升供电） PORLEV[1:0] = 00b	—	2.91	2.985	V	在启动期间，或者从 XRES 引脚或看门狗复位期间，V _{DD} 必须大于或等于 2.5 V。
V _{PPOR1R}	PORLEV[1:0] = 01b	—	4.39	4.49	V	
V _{PPOR2R}	PORLEV[1:0] = 10b	—	4.55	4.65	V	
V _{PPOR0}	PPOR 触发的 V _{DD} 值（下降供电） PORLEV[1:0] = 00b	—	2.82	2.90	V	在启动期间，或者从 XRES 引脚或看门狗复位期间，V _{DD} 必须大于或等于 2.5 V。
V _{PPOR1}	PORLEV[1:0] = 01b	—	4.39	4.49	V	
V _{PPOR2}	PORLEV[1:0] = 10b	—	4.55	4.64	V	
V _{PH0}	PPOR 迟滞电压 PORLEV[1:0] = 00b	—	92	—	mV	
V _{PH1}	PORLEV[1:0] = 01b	—	0	—	mV	
V _{PH2}	PORLEV[1:0] = 10b	—	0	—	mV	
V _{LVD0}	LVD 触发的 V _{DD} 值 VM[2:0] = 000b	2.83	2.91	3.00 ^[16]	V	
V _{LVD1}	VM[2:0] = 001b	2.93	3.01	3.10	V	
V _{LVD2}	VM[2:0] = 010b	3.04	3.12	3.21	V	
V _{LVD3}	VM[2:0] = 011b	3.90	3.99	4.09	V	
V _{LVD4}	VM[2:0] = 100b	4.38	4.47	4.58	V	
V _{LVD5}	VM[2:0] = 101b	4.54	4.63	4.74 ^[17]	V	
V _{LVD6}	VM[2:0] = 110b	4.62	4.71	4.83	V	
V _{LVD7}	VM[2:0] = 111b	4.71	4.80	4.92	V	
V _{PUMP0}	PUMP 期间的 V _{DD} 值 VM[2:0] = 000b	2.93	3.01	3.10	V	
V _{PUMP1}	VM[2:0] = 001b	3.00	3.08	3.17	V	
V _{PUMP2}	VM[2:0] = 010b	3.16	3.24	3.33	V	
V _{PUMP3}	VM[2:0] = 011b	4.09	4.17	4.28	V	
V _{PUMP4}	VM[2:0] = 100b	4.53	4.62	4.74	V	
V _{PUMP5}	VM[2:0] = 101b	4.61	4.71	4.82	V	
V _{PUMP6}	VM[2:0] = 110b	4.70	4.80	4.91	V	
V _{PUMP7}	VM[2:0] = 111b	4.88	4.98	5.10	V	

注释：

16. 对于下降供电，始终比 PPOR（PORLEV = 00）高 50 mV。

17. 对于下降供电，始终比 PPOR（PORLEV = 10）高 50 mV。

直编程规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 $^{\circ}\text{C}$ 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 41. 直编程规范

符号	说明	最小值	典型值	最大值	单位	注释
V_{DDP}	进行编程和清除操作时使用的 V_{DD}	4.5	5	5.5	V	该规范适用于外部编程工具的功能要求。
$V_{DDL V}$	进行验证时使用的低电压 V_{DD}	3	3.1	3.2	V	该规范适用于外部编程工具的功能要求。
$V_{DDH V}$	进行验证时使用的高电平 V_{DD}	5.1	5.2	5.3	V	该规范适用于外部编程工具的功能要求。
$V_{DDIWRITE}$	闪存写入操作的供电电压	3	—	5.25	V	当该器件对内部闪存执行写入操作时，它将使用本规范。
I_{DDP}	编程或验证期间的供电电流	—	5	25	mA	
V_{ILP}	编程或验证期间的输入低电压	—	—	0.8	V	
V_{IHP}	编程或验证期间的输入高电压	2.2	—	—	V	
I_{ILP}	编程或验证期间为 P1[0] 或 P1[1] 采取 V_{ilp} 电压时的输入电流	—	—	0.21	mA	驱动内部下拉电阻。
I_{IHP}	编程或验证期间为 P1[0] 或 P1[1] 采取 V_{ihp} 电压时的输入电流	—	—	1.5	mA	驱动内部下拉电阻。
V_{OLV}	编程或验证期间的输出低电压	—	—	0.75	V	
V_{OHV}	编程或验证期间的输出高电压	$V_{DD} - 1.0$	—	V_{DD}	V	
Flash _{ENPB}	(每个模块的) 闪存擦写次数	50,000 ^[18]	—	—	—	每个模块的擦 / 写次数。
Flash _{ENT}	闪存擦写次数 (总计) ^[19]	1,800,000	—	—	—	擦 / 写次数。要达到此次数，必须在相同的电压下对其进行编程和读取操作。
Flash _{DR}	闪存数据保留时间	10	—	—	年	

注释:

18. 仅当闪存存在一个电压范围内工作时，才能保证每个模块均有 50,000 次擦 / 写循环的闪存耐久性。电压范围为 3.0 V 至 3.6 V 和 4.75 V 至 5.25 V。

19. 每个模块的最多耐久性周期为 36 X 50,000 次。这可以在使用 36x1 模块 (每个模块最多 50,000 次擦 / 写循环)、36x2 模块 (每个模块最多 25,000 次擦 / 写循环) 或 36x4 模块 (每个模块最多 12,500 次擦 / 写循环) 之间进行平衡 (将总擦 / 写循环次数限制为 36x50,000 次，而且单个模块的擦 / 写循环次数不超过 50,000 次)。

对于整个工业级范围，用户必须利用温度传感器用户模块 (FlashTemp)，并在写入之前将结果提供给温度参数。有关详细信息，请参见 <http://www.cypress.com> 网站上“应用笔记”下的闪存 API 应用笔记 AN2015。

直流 I²C 规范

表 42 分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 °C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 42. 直流 I²C 参数 ^[20]

符号	说明	最小值	典型值	最大值	单位	注释
V _{ILI2C}	输入低电平	—	—	$0.3 \times V_{DD}$	V	$3.0\text{ V} \leq V_{DD} \leq 3.6\text{ V}$
		—	—	$0.25 \times V_{DD}$	V	$4.75\text{ V} \leq V_{DD} \leq 5.25\text{ V}$
V _{IHI2C}	输入高电平	$0.7 \times V_{DD}$	—	—	V	$3.0\text{ V} \leq V_{DD} \leq 5.25\text{ V}$
V _{OLI2C}	输出低电平	—	—	0.4	V	灌电流为 3 mA
		—	—	0.6	V	灌电流为 6 mA

注释：

20. 所有 GPIO 都符合直流 GPIO 规范部分中的直流 GPIO V_{IL} 和 V_{IH} 规范。I²C GPIO 引脚也符合以上规范。

交流电气特性

交流芯片级规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 43. 交流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注释
F _{IMO}	内部主振荡器频率	23.4	24	24.6 ^[21]	MHz	已经过调整。使用出厂预设值。SLIMO 模式 = 0。
F _{IMO6}	6 MHz 时的内部主振荡器频率	5.5	6	6.5 ^[21]	MHz	已使用出厂预设值针对 5 V 或 3.3 V 工作电压进行调整。SLIMO 模式 = 0。
F _{CPU1}	CPU 频率（5 V 额定值）	0.091	24	24.6 ^[21]	MHz	已经过调整。使用出厂预设值。SLIMO 模式 = 0。
F _{CPU2}	CPU 频率（3.3 V 额定值）	0.091	12	12.3 ^[22]	MHz	已经过调整。使用出厂预设值。SLIMO 模式 = 0。
F _{BLK5}	数字 PSoC 模块频率	0	—	49.2 ^[21、23]	MHz	4.75 V < V _{DD} < 5.25 V
F _{BLK33}	数字 PSoC 模块频率	0	24	24.6 ^[23]	MHz	3.0 V < V _{DD} < 3.6 V
F _{32K1}	内部低速振荡器频率	15	32	64	kHz	已经过调整。使用出厂预设值。
F _{32K2}	外部晶体振荡器	—	32.768	—	kHz	精度取决于电容和晶振。50% 占空比。
F _{32K_U}	内部低速振荡器未调整的频率	5	—	100	kHz	在复位之后以及 M8C 开始运行之前，未对 ILO 进行调整。有关对其进行调整的详细信息，请参见《PSoC 技术参考手册》的“系统复位”一节。
F _{PLL}	PLL 频率	—	23.986	—	MHz	晶振频率的倍数（x732）。
t _{PLLSLEW}	PLL 锁定时间	0.5	—	10	ms	
t _{PLLSLEWSLOW}	低增益设置的 PLL 锁定时间	0.5	—	50	ms	
T _{OS}	外部晶体振荡器从启动到频率达到最终频率的 1% 所用的时间	—	1700	2620	ms	
T _{OSACC}	外部晶体振荡器从启动到频率达到最终频率的 100 ppm 所用的时间	—	2800	3800	ms	在 T _{OSACC} 时间段结束后，晶振的频率与其最终频率的误差不超过 100 ppm。实现正确操作的条件是使用具有适当负载且最大驱动能力为 1 uW 的 32.768 kHz 晶振。3.0 V ≤ V _{DD} ≤ 5.5 V， $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。

注释：

21. 4.75 V < V_{DD} < 5.25 V。

22. 3.0 V < V_{DD} < 3.6 V。有关在工作电压为 3.3 V 时进行微调的信息，请参见应用笔记在工作电压为 3.3 V 和 2.7 V 时调整 PSoC® – AN2012。

23. 有关用户模块的最大频率的信息，请参见相应的用户模块数据手册。

表 43. 交流芯片级规范（续）

符号	说明	最小值	典型值	最大值	单位	注释
t_{XRST}	外部复位脉冲宽度	10	—	—	ms	
DC24M	24 MHz 占空比	40	50	60	%	
DC _{ILO}	内部低速振荡器的占空比	20	50	80	%	
Fout48M	48 MHz 输出频率	46.8	48.0	49.2 ^[24、25]	MHz	已经过调整。使用出厂预设值
F _{MAX}	行输入或行输出上的信号的最大频率。	—	—	12.3	MHz	
SR _{POWERUP}	供电升降时间	0	—	—	ms	
$t_{POWERUP}$	从发出 POR 信号到执行代码的时间	—	16	100	ms	
t_{jit_IMO} ^[26]	24 MHz IMO 周期抖动值（RMS）	—	200	1300	ps	
	24 MHz IMO 长期 N 周期抖动值（RMS）	—	300	1300	ps	N = 32
	24 MHz IMO 周期抖动值（RMS）	—	200	800	ps	
t_{jit_PLL} ^[26]	24 MHz IMO 周期抖动值（RMS）	—	2000	1100	ps	
	24 MHz IMO 长期 N 周期抖动值（RMS）	—	400	2800	ps	N = 32
	24 MHz IMO 周期抖动值（RMS）	—	2000	1400	ps	

注释：

24. $4.75\text{ V} < V_{DD} < 5.25\text{ V}$ 。

25. $3.0\text{ V} < V_{DD} < 3.6\text{ V}$ 。有关在工作电压为 3.3 V 时进行微调的信息，请参见应用笔记在工作电压为 3.3 V 和 2.7 V 时调整 PSoC® – AN2012。

26. 有关更多信息，请参考赛普拉斯抖动规范 应用笔记，了解赛普拉斯时序产品数据手册的抖动规范 — AN5054。

图 10. PLL 锁定时序图

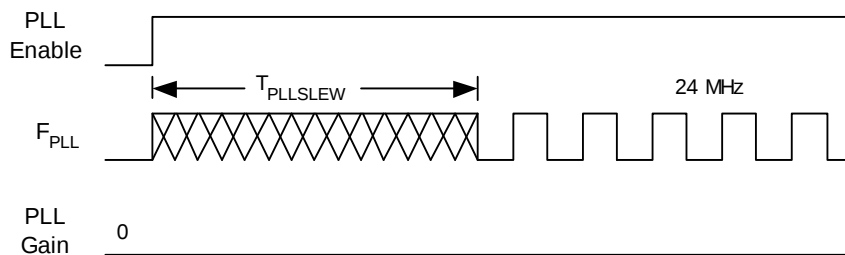


图 11. 低增益设置的 PLL 锁定时序图

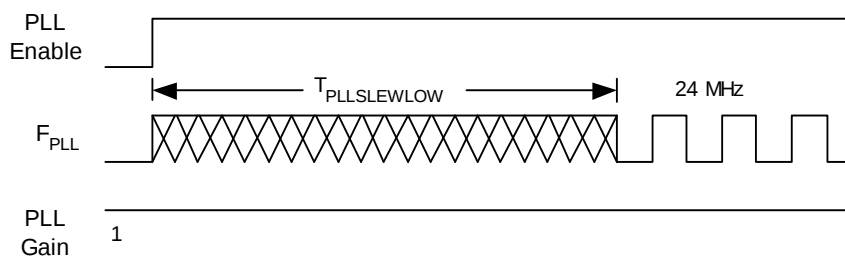
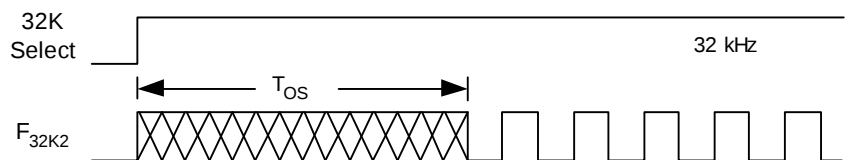


图 12. 外部晶振启动时序图



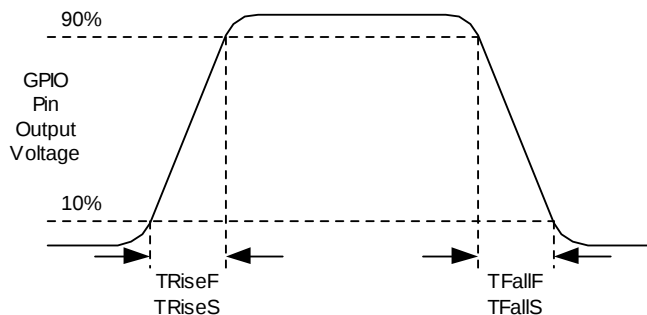
交流 GPIO 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 44. AC GPIO 规范

符号	说明	最小值	典型值	最大值	单位	注释
F_{GPIO}	GPIO 的工作频率	0	—	12.3	MHz	正常强驱动模式
t_{RiseF}	上升时间，正常强驱动模式， $C_{\text{load}} = 50 \text{ pF}$	3	—	18	ns	$V_{\text{DD}} = 4.5 \text{ 到 } 5.25 \text{ V}$ ，10% 到 90%
t_{FallF}	下降时间，正常强驱动模式， $C_{\text{load}} = 50 \text{ pF}$	2	—	18	ns	$V_{\text{DD}} = 4.5 \text{ ~ } 5.25 \text{ V}$ ，10% 到 90%
t_{RiseS}	上升时间，慢速强驱动模式， $C_{\text{load}} = 50 \text{ pF}$	10	27	—	ns	$V_{\text{DD}} = 3 \text{ ~ } 5.25 \text{ V}$ ，10% ~ 90%
t_{FallS}	下降时间，慢速强驱动模式， $C_{\text{load}} = 50 \text{ pF}$	10	22	—	ns	$V_{\text{DD}} = 3 \text{ ~ } 5.25 \text{ V}$ ，10% ~ 90%

图 13. GPIO 时序图



交流运算放大器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。这些规范所涵盖的运算放大器既是模拟连续时间 PSoC 模块的组件，也是模拟开关电容 PSoC 模块的组件。建立时间、斜率和增益带宽基于模拟连续时间 PSoC 模块。

在 3.3 V 下不支持功耗 = 高且运算放大器偏压 = 高的情况。

表 45. 5 V 交流运算放大器规范

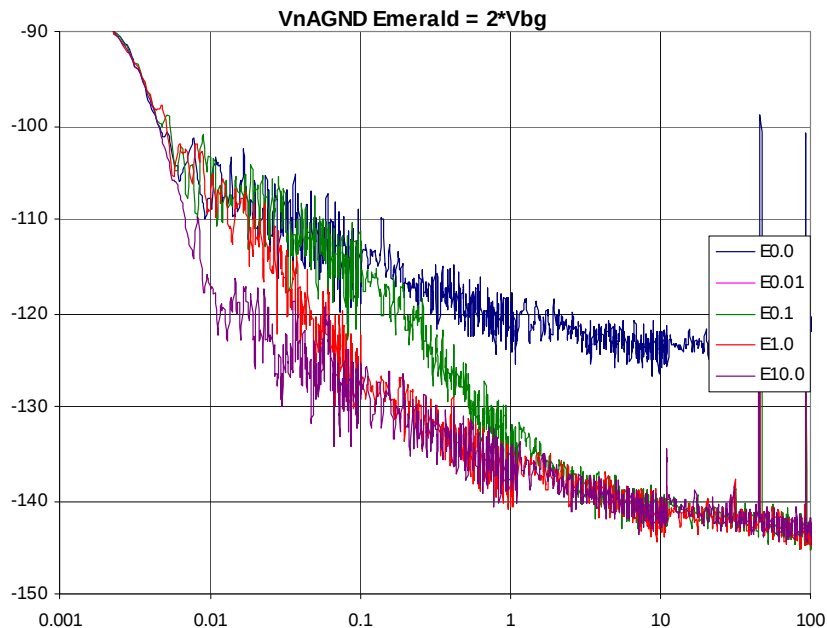
符号	说明	最小值	典型值	最大值	单位	注意注释
t_{ROA}	从 ΔV 为 80% 到 ΔV 为 0.1% 的上升建立时间 (有源探头负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	— — —	— — —	3.9 0.72 0.62	μs μs μs	
t_{SOA}	从 ΔV 为 20% 到 ΔV 为 0.1% 的下降建立时间 (有源探头负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	— — —	— — —	5.9 0.92 0.72	μs μs μs	
SR_{ROA}	上升斜率 (20% ~ 80%) (有源探头负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	0.15 1.7 6.5	— — —	— — —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
SR_{FOA}	下降斜率 (80% ~ 20%) (有源探头负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	0.01 0.5 4.0	— — —	— — —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
BW_{OA}	增益带宽积 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	0.75 3.1 5.4	— — —	— — —	MHz MHz MHz	
E_{NOA}	1 kHz 时的噪声 功耗 = 中, 运算放大器偏压 = 高	—	100	—	$\text{nV}/\text{rt-Hz}$	

表 46. 3.3 V 交流运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注释
t_{ROA}	从 ΔV 为 80% 到 ΔV 为 0.1% 的上升建立时间 (有源探头负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 低, 运算放大器偏压 = 高	— —	— —	3.92 0.72	μs μs	
t_{SOA}	从 ΔV 为 20% 到 ΔV 为 0.1% 的下降建立时间 (有源探头负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高	— —	— —	5.41 0.72	μs μs	
SR_{ROA}	上升斜率 (20% ~ 80%) (有源探头负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高	0.31 2.7	— —	— —	$V/\mu s$ $V/\mu s$	
SR_{FOA}	下降斜率 (80% ~ 20%) (有源探头负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高	0.24 1.8	— —	— —	$V/\mu s$ $V/\mu s$	
BW_{OA}	增益带宽积 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高	0.67 2.8	— —	— —	MHz MHz	
E_{NOA}	频率为 1 kHz 时的噪声 功耗 = 中, 运算放大器偏压 = 高	—	100	—	nV/rt-Hz	

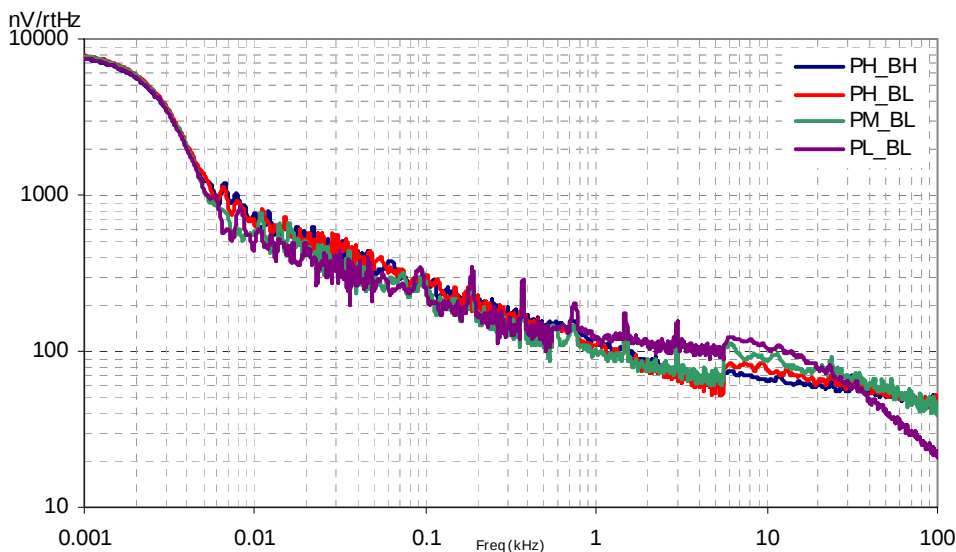
当 P2[4] 上的电容被旁路时，分布到每个模块的模拟接地信号的噪声最多可降至原来的 1/5（14 dB）。这种情况所采用的频率高于通过片上 8.1 k Ω 电阻和外部电容定义的拐角频率。

图 14. 采用 P2[4] 旁路时的典型 AGND 噪声



在较低频率下，运算放大器的噪声与 $1/f$ 成正比，与功率无关，并且取决于器件的形状。在较高频率下，功率提高会使噪声谱级下降。

图 15. 典型的运算放大器噪声



交流 E 型运算放大器规范

表 47 分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 、3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 2.4 V 至 3.0 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V、3.3 V 或 2.7 V 的情况，这些参数仅供设计指导之用。这些规范所涵盖的运算放大器是特殊 E 型模拟 PSoC 模块的组件。

表 47. 交流 E 型运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注释
t_{COMP}	电压比较器模式响应时间	—	75	100	ns	50 mV 过驱动。

交流低功耗比较器规范

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 、3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 2.4 V 至 3.0 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 的情况，仅供设计指导之用。

表 48. 交流低功耗比较器规范

符号	说明	最小值	典型值	最大值	单位	注释
t_{RLPC}	LPC 响应时间	—	—	50	μs	$\geq 50 \text{ mV}$ 过驱动。

交流数字模块规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 $^{\circ}\text{C}$ 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 49. 交流数字模块规范

功能	说明	最小值	典型值	最大值	单位	注释
所有功能	模块输入时钟频率					
	$V_{DD} \geq 4.75\text{ V}$	—	—	49	MHz	
	$V_{DD} < 4.75\text{ V}$	—	—	25	MHz	
定时器	输入时钟频率					
	无捕获, $V_{DD} \geq 4.75\text{ V}$	—	—	49	MHz	
	无捕获, $V_{DD} < 4.75\text{ V}$	—	—	25	MHz	
	有捕获	—	—	25	MHz	
	捕获脉冲宽度	50 ^[27]	—	—	ns	
计数器	输入时钟频率					
	无使能输入, $V_{DD} \geq 4.75\text{ V}$	—	—	49	MHz	
	无使能输入, $V_{DD} < 4.75\text{ V}$	—	—	25	MHz	
	带使能输入	—	—	25	MHz	
	使能输入脉宽	50 ^[27]	—	—	ns	
死区	停止信号 (Kill) 脉宽					
	异步重启模式	20	—	—	ns	
	同步重启模式	50 ^[27]	—	—	ns	
	禁用模式	50 ^[27]	—	—	ns	
	输入时钟频率					
	$V_{DD} \geq 4.75\text{ V}$	—	—	49	MHz	
	$V_{DD} < 4.75\text{ V}$	—	—	25	MHz	
CRCPRS (PRS 模式)	输入时钟频率					
	$V_{DD} \geq 4.75\text{ V}$	—	—	49	MHz	
	$V_{DD} < 4.75\text{ V}$	—	—	25	MHz	
CRCPRS (CRC 模式)	输入时钟频率	—	—	25	MHz	
SPIM	输入时钟频率	—	—	8.2	MHz	SPI 串行时钟 (SCLK) 频率等于输入时钟被二分频后得到的频率。
SPIS	输入时钟 (SCLK) 频率	—	—	4.1	MHz	在 SPIS 模式下, 输入时钟为 SPI SCLK。
	相邻传输之间的 SS_Negated 宽度	50 ^[13]	—	—	ns	
发送器	输入时钟频率					波特率等于输入时钟频率的 8 分频。
	$V_{DD} \geq 4.75\text{ V}$, 2 个停止位	—	—	49	MHz	
	$V_{DD} \geq 4.75\text{ V}$, 1 个停止位	—	—	25	MHz	
	$V_{DD} < 4.75\text{ V}$	—	—	25	MHz	
接收器	输入时钟频率					波特率等于输入时钟被 8 分频后得到的频率。
	$V_{DD} \geq 4.75\text{ V}$, 2 个停止位	—	—	49	MHz	
	$V_{DD} \geq 4.75\text{ V}$, 1 个停止位	—	—	25	MHz	
	$V_{DD} < 4.75\text{ V}$	—	—	25	MHz	

交流模拟输出缓冲器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 $^{\circ}\text{C}$ 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 50. 5 V 交流模拟输出缓冲器规范

符号	说明	最小值	典型值	最大值	单位	注释
t_{ROB}	达到 0.1% 时的上升建立时间，步长为 1 V，负载为 100 pF 功耗 = 低 功耗 = 高	— —	— —	2.5 2.9	μs μs	
t_{SOB}	达到 0.1% 时的下降建立时间，步长为 1 V，负载为 100 pF 功耗 = 低 功耗 = 高	— —	— —	2.3 2.3	μs μs	
SR_{ROB}	上升斜率（20% - 80%），步长为 1 V，负载为 100 pF 功耗 = 低 功耗 = 高	0.65 0.65	— —	— —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
SR_{FOB}	下降斜率（80% - 20%），步长为 1 V，负载为 100 pF 功耗 = 低 功耗 = 高	0.65 0.65	— —	— —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
BW_{OB}	小信号带宽，20 mV _{pp} ，3dB BW，100 pF 负载 功耗 = 低 功耗 = 高	0.8 0.8	— —	— —	MHz MHz	
BW_{OB}	大信号带宽，1 V _{pp} ，3dB BW，100 pF 负载 功耗 = 低 功耗 = 高	300 300	— —	— —	kHz kHz	

表 51. 3.3 V 交流模拟输出缓冲器规范

符号	说明	最小值	典型值	最大值	单位	注释
t_{ROB}	达到 0.1% 时的上升建立时间，步长为 1 V，负载为 100 pF 功耗 = 低 功耗 = 高	— —	— —	3.8 3.8	μs μs	
t_{SOB}	达到 0.1% 时的下降建立时间，步长为 1 V，负载为 100 pF 功耗 = 低 功耗 = 高	— —	— —	3.2 2.9	μs μs	
SR_{ROB}	上升斜率（20% - 80%），步长为 1 V，负载为 100 pF 功耗 = 低 功耗 = 高	0.5 0.5	— —	— —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
SR_{FOB}	下降斜率（80% - 20%），步长为 1 V，负载为 100 pF 功耗 = 低 功耗 = 高	0.5 0.5	— —	— —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
BW_{OB}	小信号带宽，20 mV _{pp} ，3dB BW，100 pF 负载 功耗 = 低 功耗 = 高	0.64 0.64	— —	— —	MHz MHz	
BW_{OB}	大信号带宽，1 V _{pp} ，3dB BW，100 pF 负载 功耗 = 低 功耗 = 高	2000 200	— —	— —	kHz kHz	

注释：

27.50 ns 的最小输入脉冲宽度基于在 24 MHz（42 ns 标称周期）下运行的输入同步器。

交流 SAR10 ADC 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 $^{\circ}\text{C}$ 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 52. 交流 SAR10 ADC 规范

符号	说明	最小值	典型值	最大值	单位	注释
F_{INSAR10}	SAR10 ADC 的输入时钟频率	—	—	2.0	MHz	
F_{SSAR10}	SAR10 ADC 的采样率 SAR10 ADC 分辨率 = 10 位	—	—	142.9	ksps	对于 10 位分辨率，采样率等于 ADC 的输入时钟除以 14。

交流外部时钟规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 $^{\circ}\text{C}$ 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 53. 5 V 交流外部时钟规范

符号	说明	最小值	典型值	最大值	单位	注释
F_{OSCEXT}	频率	0.093	—	24.6	MHz	
—	高周期	20.6	—	5300	ns	
—	低周期	20.6	—	—	ns	
—	从给 IMO 上电到切换的时间	150	—	—	μs	

表 54. 3.3 V 交流外部时钟规范

符号	说明	最小值	典型值	最大值	单位	注释
F_{OSCEXT}	CPU 时钟一分频时的频率 ^[28]	0.093	—	12.3	MHz	
F_{OSCEXT}	CPU 时钟二分频或更高分频时的频率 ^[29]	0.186	—	24.6	MHz	
—	CPU 时钟一分频时的高周期	41.7	—	5300	ns	
—	CPU 时钟一分频时的低周期	41.7	—	—	ns	
—	从给 IMO 上电到切换的时间	150	—	—	μs	

注释：

28. 工作电压为 3.3 V 时，CPU 最大频率为 12 MHz。当 CPU 时钟分频器设为 1 时，外部时钟必须符合最大频率和占空比的要求。

29. 如果外部时钟的频率大于 12 MHz，必须将 CPU 时钟分频器设为 2 或更大值。在这种情况下，CPU 时钟分频器可确保满足百分之五十占空比的要求。

交流编程规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25 °C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 55. 交流编程规范

符号	说明	最小值	典型值	最大值	单位	注释
t_{RSCLK}	SCLK 的上升时间	1	—	20	ns	
t_{FSCLK}	SCLK 的下降时间	1	—	20	ns	
t_{SSCLK}	到 SCLK 下降沿的数据建立时间	40	—	—	ns	
t_{HSCLK}	从 SCLK 下降沿开始的数据保持时间	40	—	—	ns	
F_{SCLK}	SCLK 的频率	0	—	8	MHz	
t_{ERASEB}	闪存擦除时间（模块）	—	10	—	ms	
t_{WRITE}	闪存模块写入时间	—	40	—	ms	
t_{DSCLK}	从 SCLK 下降沿开始的数据输出延迟时间	—	—	55	ns	$V_{\text{DD}} > 3.6$
t_{DSCLK3}	从 SCLK 下降沿开始的数据输出延迟时间	—	—	75	ns	$3.0 \leq V_{\text{DD}} \leq 3.6$
t_{ERASEALL}	闪存擦除时间（批量）	—	40	—	ms	一次性擦除所有模块和保护字段。
$t_{\text{PROGRAM HOT}}$	闪存模块擦除和闪存模块写入时间	—	—	100 ^[30]	ms	$0^{\circ}\text{C} \leq T_j \leq 100^{\circ}\text{C}$
$t_{\text{PROGRAM COLD}}$	闪存模块擦除和闪存模块写入时间	—	—	200 ^[30]	ms	$-40^{\circ}\text{C} \leq T_j \leq 0^{\circ}\text{C}$

注释：

30. 对于整个工业级范围，用户必须利用温度传感器用户模块，并在写入之前将结果提供给温度参数。有关详细信息，请参见 <http://www.cypress.com> 网站上“应用笔记”下的闪存 API 应用笔记 —AN2015。

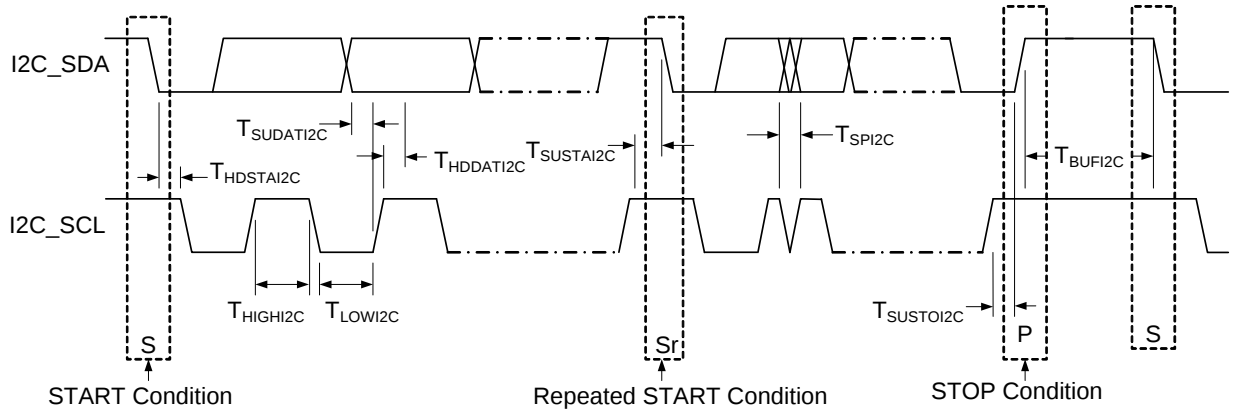
I²C 交流规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导之用。

表 56. I²C SDA 和 SCL 引脚的交流特性

符号	说明	标准模式		快速模式		单位	注释
		最小值	最大值	最小值	最大值		
$F_{\text{SCL}I2C}$	SCL 时钟频率	0	100	0	400	kHz	
$t_{\text{HDSTA}I2C}$	(重复) START (启动) 条件的保持时间。经过这段时间，会生成第一个时钟脉冲。	4.0	—	0.6	—	μs	
$t_{\text{LOW}I2C}$	SCL 时钟的低电平周期	4.7	—	1.3	—	μs	
$t_{\text{HIGH}I2C}$	SCL 时钟的高电平周期	4.0	—	0.6	—	μs	
$t_{\text{SUSTA}I2C}$	重复 START 条件的建立时间	4.7	—	0.6	—	μs	
$t_{\text{HDDAT}I2C}$	数据保留时间	0	—	0	—	μs	
$t_{\text{SUDAT}I2C}$	数据建立时间	250	—	100 ^[31]	—	ns	
$t_{\text{SUSTOI}2C}$	STOP 条件的建立时间	4.0	—	0.6	—	μs	
$t_{\text{BUFI}2C}$	STOP 和 START 条件之间的总线空闲时间	4.7	—	1.3	—	μs	
$t_{\text{SPI}2C}$	输入滤波器抑制了尖峰脉冲宽度。	—	—	0	50	ns	

图 16. I²C 总线在快速 / 标准模式下的时序定义



注释:

31. 快速模式 I2C 总线器件可以用于标准模式 I2C 总线系统，但必须满足 $T_{\text{SUDAT}I2C} \geq 250 \text{ ns}$ 的要求。如果器件不会延长 SCL 信号的低电平周期，这种情况会自动发生。如果此类器件会延长 SCL 信号的低电平周期，则它必须在 SDA 线路被释放之前将下一个数据位输出到 SDA 线路 $t_{\text{max}} + T_{\text{SUDAT}I2C} = 1000 + 250 = 1250 \text{ ns}$ (根据标准模式 I2C 总线规范)。

封装信息

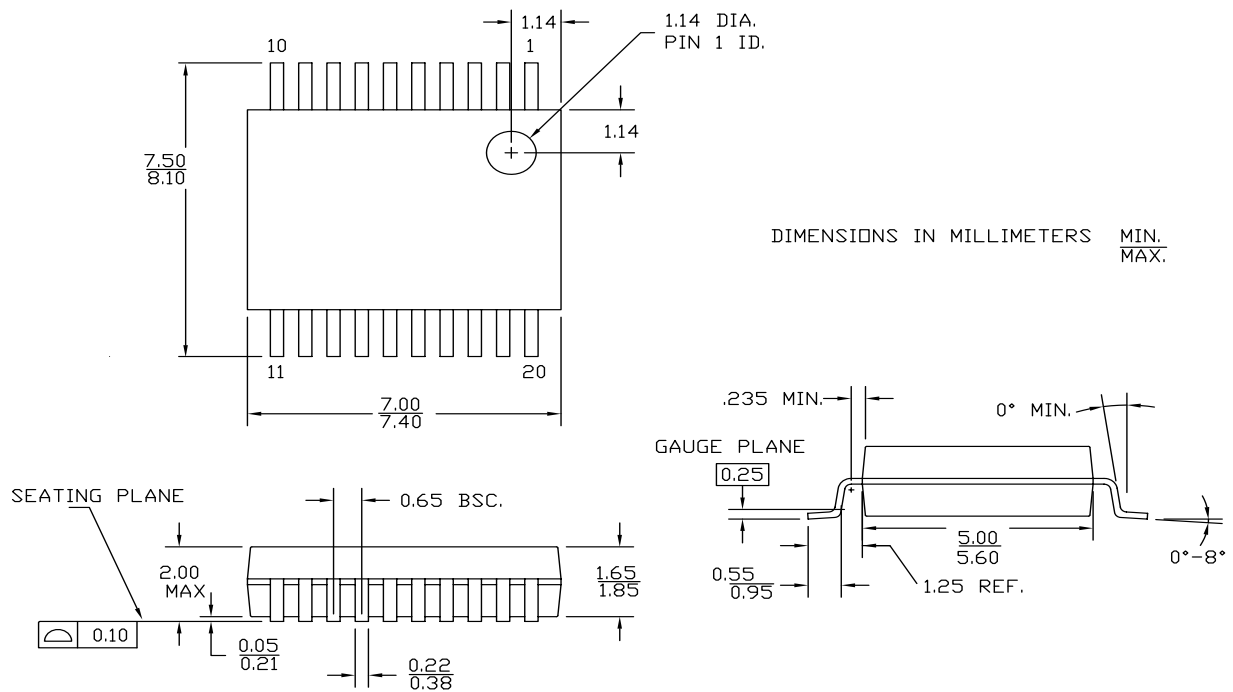
本节介绍 CY8C28xxx PSoC 器件的封装规范、每种封装的热阻以及晶振引脚上的典型封装电容。

重要注意: 仿真工具在目标 PCB 上可能需要比芯片空间更大的面积。有关仿真工具尺寸的详细说明, 请参见 <http://www.cypress.com> 网站上的仿真器转接板尺寸图。

封装尺寸

图 17. 20 引脚 SSOP (210 Mil) 封装外形 O20.21, 51-85077

20 Lead (5.3mm) SSOP



51-85077 *F

图 18. 28 引脚 SSOP (210 Mil) O28.21 封装外形, 51-85079

28 Lead (5.3mm) SSOP

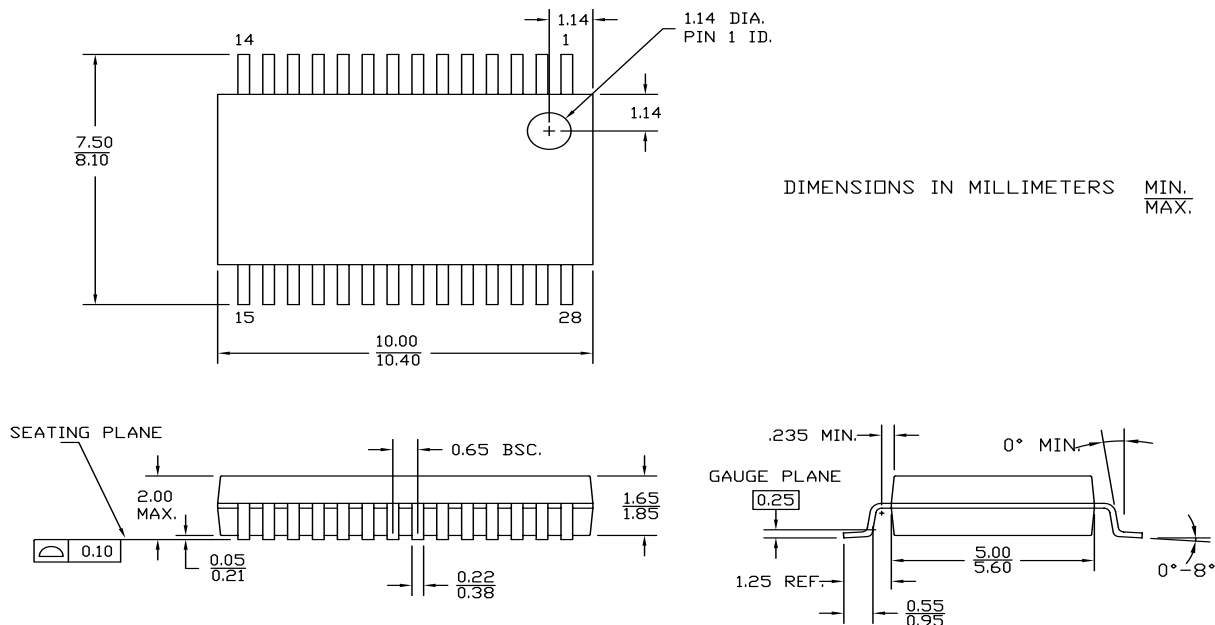


图 19. 44 引脚 TQFP (10 × 10 × 1.4 mm) A44S 封装外形, 51-85064

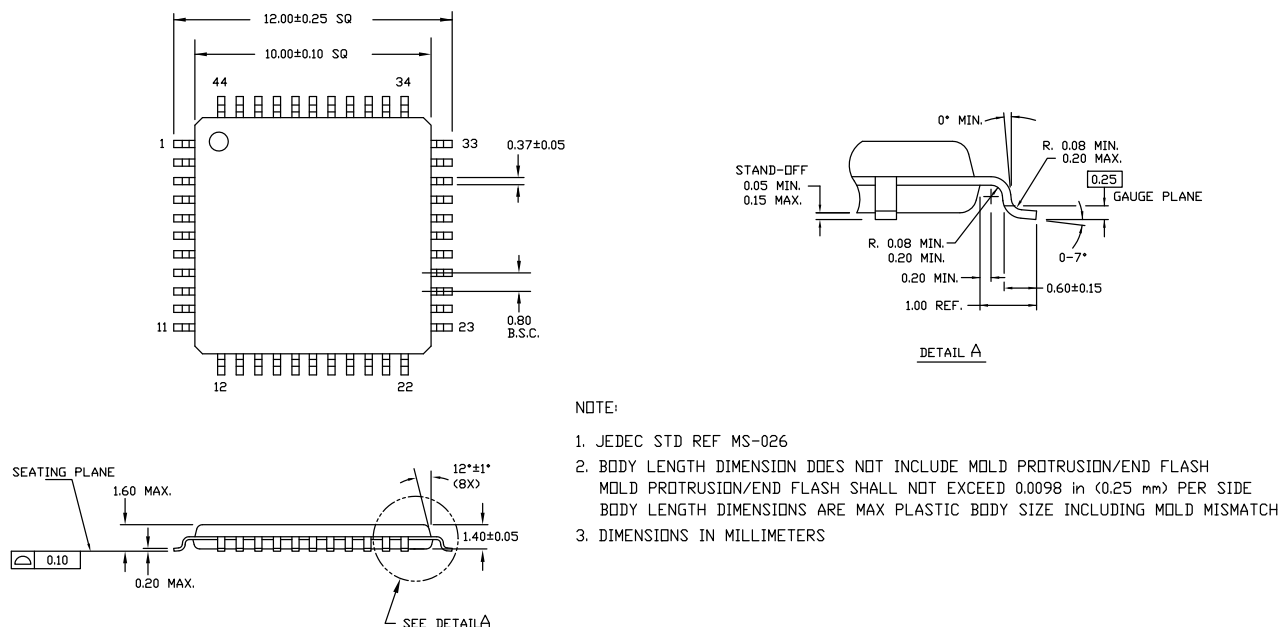
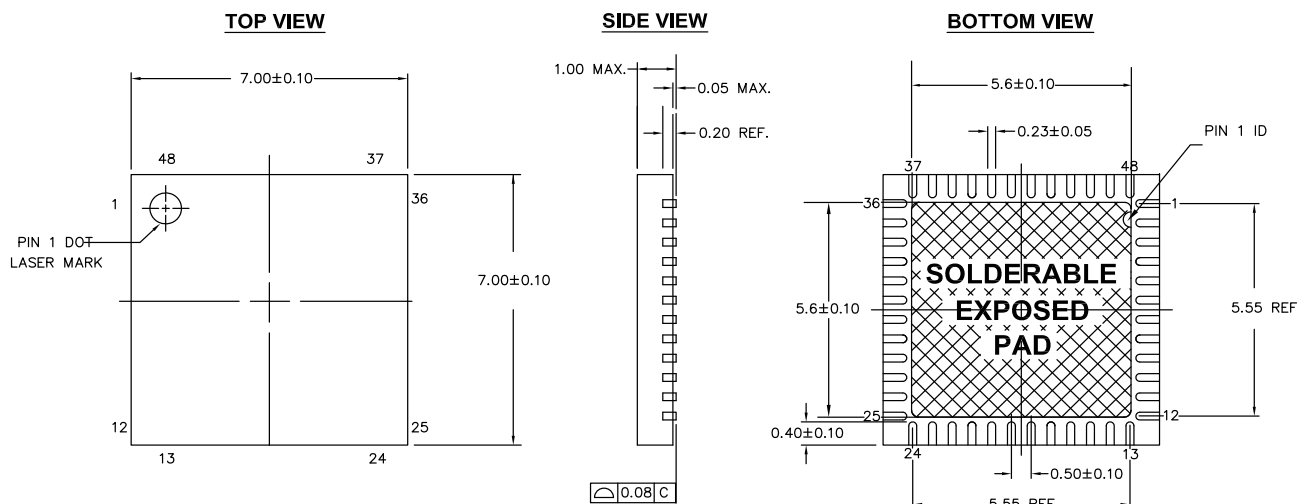


图 20. 48 引脚 QFN (7 × 7 × 1.0 mm) LT48D 5.6 × 5.6 E-Pad (Sawn 型) 封装外形, 001-45616



NOTES:

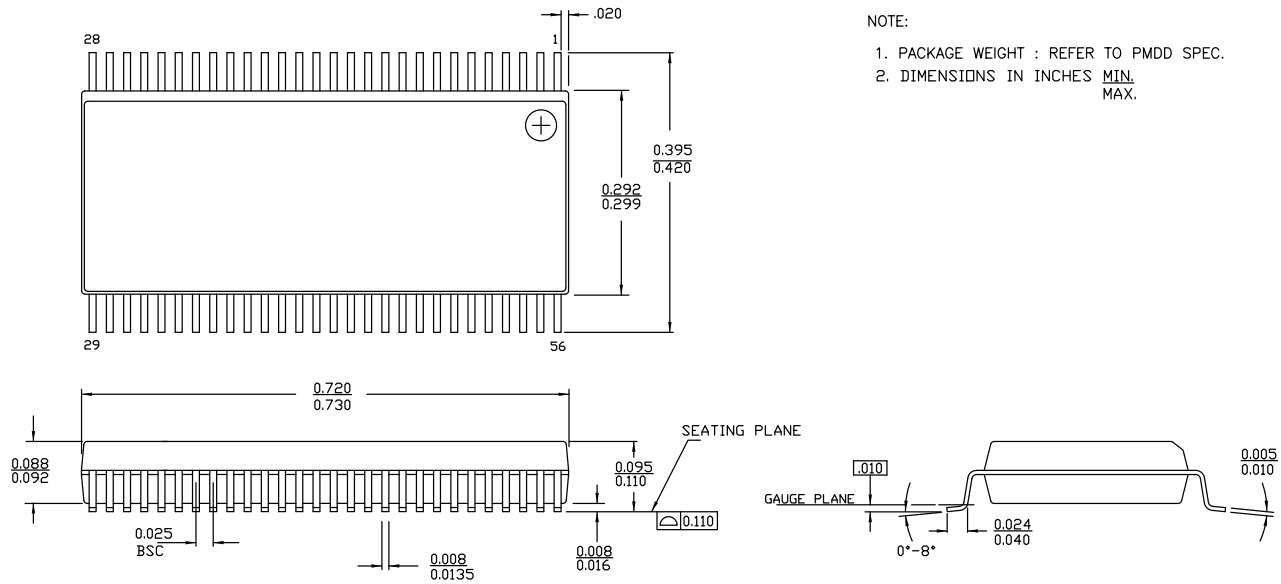
1.  HATCH AREA IS SOLDERABLE EXPOSED METAL.
2. REFERENCE JEDEC#: MO-220
3. PACKAGE WEIGHT: REFER TO PMDD SPEC.
4. ALL DIMENSIONS ARE IN MM [MIN/MAX]
5. PACKAGE CODE

PART #	DESCRIPTION
LT48D	LEAD FREE

001-45616 *E

重要注意: 有关安装 QFN 封装的最佳尺寸信息, 请参考在 <http://www.cypress.com> 网站上提供的应用笔记 赛普拉斯四方扁平无扩展引线 (QFN) 封装器件的设计指南 — AN72845。

图 21. 56 引脚 SSOP (300 Mil) O563 封装外形, 51-85062



51-85062 *F

热阻

表 57. 每种封装的热阻

封装	典型 θ_{JA} ^[32]
20-SSOP	80.8 °C/W
28-SSOP	45.4 °C/W
44-TQFP	24.0 °C/W
48-QFN ^[33]	16.7 °C/W
56-SSOP	67.5 °C/W

晶振引脚上的电容

表 58. 晶振引脚的典型封装电容

封装	封装容值
20-SSOP	Pin9 = 0.0056 pF Pin11 = 0.006048 pF
28-SSOP	Pin13 = 0.006796 pF Pin15 = 0.006755 pF
44-TQFP	Pin16 = 0.009428 pF Pin18 = 0.008635 pF
48-QFN	Pin17 = 0.008493 pF Pin19 = 0.008742 pF
56-SSOP	Pin27 = 0.007916 pF Pin31 = 0.007132 pF

回流焊规范

表 59 显示不可超过的回流焊温度限制。

表 59. 回流焊规范

封装	最大峰值温度 (T_C)	封装在温度为 $T_C - 5^\circ\text{C}$ 的最长时间
20-SSOP	260 °C	30 秒
28-SSOP	260 °C	30 秒
44-TQFP	260 °C	30 秒
48-QFN	260 °C	30 秒
56-SSOP	260 °C	30 秒

注释:

32. $T_J = T_A + \text{功耗} \times \theta_{JA}$

33. 有关安装 QFN 封装的最佳尺寸信息, 请参考 <http://www.cypress.com> 网站上提供的赛普拉斯四方扁平无扩展引线 (QFN) 封装器件的设计指南 — AN72845 以了解 PCB 要求。

34. 根据焊料熔点的不同, 可能需要更高的温度。典型焊接温度为 $220 \pm 5^\circ\text{C}$ (使用 Sn-Pb 焊膏) 或 $245 \pm 5^\circ\text{C}$ (使用 Sn-Ag-Cu 焊膏)。请参见焊料制造商提供的规范。

开发工具选择

本节介绍可供目前所有 PSoC 器件系列（包括 CY8C28xxx 系列）使用的开发工具。

软件

PSoC Designer

PSoC Designer 是 PSoC 开发软件套装的核心。这款稳健的软件被数以千计的 PSoC 开发人员用于简化 PSoC 设计已有超过 5 年的时间。PSoC Designer 在 <http://www.cypress.com> 网站上免费提供。

PSoC 编程器

PSoC 编程器非常灵活，它不仅可用于开发，而且适用于工厂编程，因此可作为独立的编程应用程序，也可从 PSoC Designer 中直接调用。PSoC Programmer 软件与 PSoC ICE-Cube 在线仿真器和 PSoC MiniProg 这两种器件兼容。在 <http://www.cypress.com> 网站上免费提供了 PSoC Programmer。

开发套件

所有开发工具包都可从赛普拉斯在线商店购买。

CY3215-DK 基本开发套件

CY3215-DK 用于通过 PSoC Designer 进行原型设计和开发。此工具包支持在线仿真功能，其软件界面可让用户运行、暂停和单步执行处理器以及查看特定存储器位置的内容。PSoC Designer 支持高级仿真功能。该套件包括：

- PSoC Designer 软件 CD
- ICE-Cube 在线仿真器
- CY8C29x66 PSoC 系列的转接板套件
- Cat-5 适配器
- Mini-Eval 编程板
- 110 ~ 240V 电源，Euro-Plug 适配器
- ISSP 线缆
- USB 2.0 线缆和蓝色 Cat-5 线缆
- 两个 CY8C29466-24PXI 28-PDIP 芯片样品

评估工具

所有评估工具都可从赛普拉斯在线商店购买。

CY3210-MiniProg1

CY3210-MiniProg1 套件可以允许用户通过 MiniProg1 编程单元对 PSoC 器件进行编程。MiniProg 是一种紧凑的小型原型设计编程器，通过随附的 USB 2.0 线缆连接到 PC。该套件包括：

- MiniProg 编程单元
- MiniEval Socket 编程和评估板
- 28 引脚 CY8C29466-24PXI PDIP PSoC 器件样品
- 28 引脚 CY8C27443-24PXI PDIP PSoC 器件样品
- PSoC Designer 软件 CD
- 入门指南
- USB 2.0 线缆

CY3210-PSoCEval1

CY3210-PSoCEval1 套件包含一个评估板和一个 MiniProg1 编程单元。该评估板包括 LCD 模块、电位器、LED 和大量实验板空间，可满足您所有的评估需要。该套件包括：

- 带 LCD 模块的评估板
- MiniProg 编程单元
- 28 引脚 CY8C29466-24PXI PDIP PSoC 器件样品（2）
- PSoC Designer 软件 CD
- 入门指南
- USB 2.0 线缆

器件编程器

所有器件编程器都可从赛普拉斯在线商店购买。

CY3207ISSP 系统内串行编程器 (ISSP)

CY3207ISSP 是一个生产编程器。它包括保护电路和一个工业级外壳，该工业外壳在生产编程环境中比 MiniProg 更强大。

注意： CY3207ISSP 编程器需要使用 PSoC ISSP 软件。它与 PSoC Programmer 软件不兼容。此套件的最新 PSoC ISSP 软件可从 <http://www.cypress.com> 网站下载。该套件包括：

- CY3207 编程器单元
- PSoC ISSP 软件 CD
- 110 ~ 240 V 电源， Euro-Plug 适配器
- USB 2.0 线缆

附件（仿真和编程）

表 60. 仿真和编程配件

器件编号	引脚封装	转接板套件 ^[35]	支脚套件 ^[36]	适配器 ^[37]
CY8C28243-24PVXI	20-SSOP	CY3250-28XXX	CY3250-20SSOP-FK	适配器可以在 http://www.emulation.com 网站上找到。
CY8C28403-24PVXI	28-SSOP	CY3250-28XXX	CY3250-28SSOP-FK	
CY8C28413-24PVXI				
CY8C28433-24PVXI				
CY8C28445-24PVXI				
CY8C28452-24PVXI				
CY8C28513-24AXI	44-TQFP	CY3250-28XXX	CY3250-44TQFP-FK	
CY8C28533-24AXI				
CY8C28545-24AXI				
CY8C28623-24LTXI	48-QFN	CY3250-28XXXQFN	CY3250-48QFN-FK	
CY8C28643-24LTXI				
CY8C28645-24LTXI				

注释：

35. 转接板套件包含一个仿真转接板、一条柔性线缆（将转接板连接到 ICE）、两个支脚和多个器件样品。

36. 支脚套件包括可焊接到目标 PCB 上的表面安装支脚。

37. 通过编程适配器，可以将非 DIP 封装改成 DIP 封装。有关每种适配器的详情和订购信息，请访问 <http://www.emulation.com> 网站。

订购信息

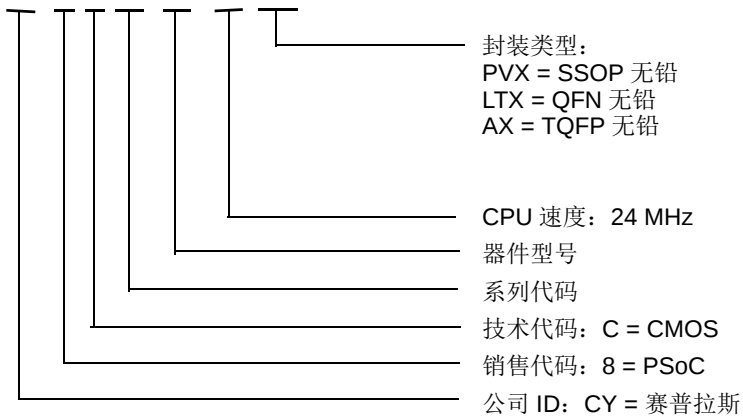
下表列出了 CY8C28xxx PSoc 器件的关键封装特征和订购代码。

封装	订购代码	温度范围	CapSense	数字模块	常规模拟模块	有限模拟模块	HW I ² C	抽取器	10 位 SAR ADC	数字 I/O 引脚	模拟输入	模拟输出	闪存大小 (KB)	RAM 大小 (KB)	XRES 引脚
28 引脚 (210 Mil) SSOP	CY8C28403-24PVXI	-40 °C 至 85 °C	无	12	0	0	2	0	有	24	8	0	16	1	有
28 引脚 (210 Mil) SSOP (盘带封装)	CY8C28403-24PVXIT	-40 °C 至 85 °C	无	12	0	0	2	0	有	24	8	0	16	1	有
28 引脚 (210 Mil) SSOP	CY8C28413-24PVXI	-40 °C 至 85 °C	有	12	0	4	1	2	有	24	24	0	16	1	有
28 引脚 (210 Mil) SSOP (盘带封装)	CY8C28413-24PVXIT	-40 °C 至 85 °C	有	12	0	4	1	2	有	24	24	0	16	1	有
44 引脚 TQFP	CY8C28513-24AXI	-40 °C 至 85 °C	有	12	0	4	1	2	有	40	40	0	16	1	有
44 引脚 TQFP (盘带封装)	CY8C28513-24AXIT	-40 °C 至 85 °C	有	12	0	4	1	2	有	40	40	0	16	1	有
48 引脚 Sawn QFN	CY8C28623-24LTXI	-40 °C 至 85 °C	无	12	6	0	2	2	无	44	10	2	16	1	有
48 引脚 Sawn QFN (盘带封装)	CY8C28623-24LTXIT	-40 °C 至 85 °C	无	12	6	0	2	2	无	44	10	2	16	1	有
28 引脚 (210 Mil) SSOP	CY8C28433-24PVXI	-40 °C 至 85 °C	有	12	6	4	1	4	有	24	24	2	16	1	有
28 引脚 (210 Mil) SSOP (盘带封装)	CY8C28433-24PVXIT	-40 °C 至 85 °C	有	12	6	4	1	4	有	24	24	2	16	1	有
44 引脚 TQFP	CY8C28533-24AXI	-40 °C 至 85 °C	有	12	6	4	1	4	有	40	40	2	16	1	有
44 引脚 TQFP (盘带封装)	CY8C28533-24AXIT	-40 °C 至 85 °C	有	12	6	4	1	4	有	40	40	2	16	1	有
20 引脚 (210 Mil) SSOP	CY8C28243-24PVXI	-40 °C 至 85 °C	无	12	12	0	2	4	有	16	16	4	16	1	有
20 引脚 (210 Mil) SSOP (盘带封装)	CY8C28243-24PVXIT	-40 °C 至 85 °C	无	12	12	0	2	4	有	16	16	4	16	1	有
48 引脚 Sawn QFN	CY8C28643-24LTXI	-40 °C 至 85 °C	无	12	12	0	2	4	有	44	44	4	16	1	有
48 引脚 Sawn QFN (盘带封装)	CY8C28643-24LTXIT	-40 °C 至 85 °C	无	12	12	0	2	4	有	44	44	4	16	1	有
28 引脚 (210 Mil) SSOP	CY8C28445-24PVXI	-40 °C 至 85 °C	有	12	12	4	2	4	有	24	24	4	16	1	有
28 引脚 (210 Mil) SSOP (盘带封装)	CY8C28445-24PVXIT	-40 °C 至 85 °C	有	12	12	4	2	4	有	24	24	4	16	1	有
44 引脚 TQFP	CY8C28545-24AXI	-40 °C 至 85 °C	有	12	12	4	2	4	有	40	40	4	16	1	有
44 引脚 TQFP (盘带封装)	CY8C28545-24AXIT	-40 °C 至 85 °C	有	12	12	4	2	4	有	40	40	4	16	1	有
48 引脚 Sawn QFN	CY8C28645-24LTXI	-40 °C 至 85 °C	有	12	12	4	2	4	有	44	44	4	16	1	有
48 引脚 Sawn QFN (盘带封装)	CY8C28645-24LTXIT	-40 °C 至 85 °C	有	12	12	4	2	4	有	44	44	4	16	1	有
28 引脚 (210 Mil) SSOP	CY8C28452-24PVXI	-40 °C 至 85 °C	有	8	12	4	1	4	无	24	24	4	16	1	有
28 引脚 (210 Mil) SSOP (盘带封装)	CY8C28452-24PVXIT	-40 °C 至 85 °C	有	8	12	4	1	4	无	24	24	4	16	1	有
56 引脚 SSOP OCD	CY8C28000-24PVXI	-40 °C 至 85 °C	有	12	12	4	2	4	有	44	44	4	16	1	有

注意： 有关 Die 的销售信息，请与当地的赛普拉斯销售办事处或现场应用工程师 (FAE) 联系。

订购代码定义

CY 8 C 28 xxx - SP xxxx



热额定值:
C = 商业级
I = 工业级
E = 扩展

缩略语

使用的缩略语

表 61 列出了本文档中使用的缩略语。

表 61. 本数据手册中使用的缩略语

缩略语	说明	缩略语	说明
AC	交流	MIPS	每秒百万条指令
ADC	模数转换器	OCD	片上调试
API	应用编程接口	PCB	印刷电路板
CMOS	互补金属氧化物半导体	PDIP	塑料双列直插式封装
CPU	中央处理器	PGA	可编程增益放大器
CRC	循环冗余校验	PLL	锁相环
CT	连续时间	POR	上电复位
DAC	数模转换器	PPOR	精密上电复位
DC	直流	PRS	伪随机序列
DTMF	双音多频	PSoC®	可编程片上系统
ECO	外部晶体振荡器	PWM	脉冲宽度调制器
EEPROM	电可擦除可编程只读存储器	QFN	四方扁平无引脚器件
GPIO	通用输入 / 输出	RTC	实时时钟
ICE	在线仿真器	SAR	逐次逼近
IDE	集成开发环境	SC	切换电容
ILO	内部低速振荡器	SLIMO	慢速 IMO
IMO	内部主振荡器	SMP	开关电压泵
I/O	输入 / 输出	SOIC	小外形集成电路
IrDA	红外数据协会	SPI™	串行外设接口
ISSP	系统内串行编程	SRAM	静态随机访问存储器
LCD	液晶显示器	SROM	只读管理存储器
LED	发光二极管	SSOP	紧缩小外形封装
LPC	低功耗比较器	UART	通用异步接收器 / 发送器
LVD	低压检测	USB	通用串行总线
MAC	乘累加	WDT	看门狗定时器
MCU	微控制器单元	XRES	外部复位

参考文档

CY8CPLC20、CY8CLED16P01、CY8C29x66、CY8C27x43、CY8C24x94、CY8C24x23、CY8C24x23A、CY8C22x13、CY8C21x34、CY8C21x23、CY7C64215、CY7C603xx、CY8CNP1xx 和 CYWUSB6953 PSoC® 可编程片上系统 《技术参考手册》(TRM) (001-14463)

设计辅助 — 读取和写入 PSoC® 闪存 — AN2015 (001- 40459)

在 <http://www.cypress.com> 网站上提供的赛普拉斯四方扁平扩展引线 (QFN) 封装器件的设计指南 — AN72845。

文档规范

测量单位

表 62 列出了测量单位。

表 62. 测量单位

符号	测量单位	符号	测量单位
kB	1024 个字节	μs	微秒
dB	分贝	ms	毫秒
°C	摄氏度	ns	纳秒
fF	飞法	ps	皮秒
pF	皮法	μV	微伏
kHz	千赫兹	mV	毫伏
MHz	兆赫兹	mVpp	毫伏峰峰值
rt-Hz	根赫兹	nV	纳伏
kΩ	千欧	V	伏特
W	欧姆	μW	微瓦
μA	微安	W	瓦特
mA	毫安	mm	毫米
nA	纳安	ppm	百万分率
pA	皮安	%	百分比
mH	毫亨		

数字规范

十六进制数字中的所有字母均为大写，结尾带小写的 ‘h’（例如，‘14h’ 或 ‘3Ah’）。十六进制数字还可以通过前缀 ‘0x’ 来表示（C 编码参数）。二进制数字结尾为小写的 ‘b’（例如，‘01010100b’ 或 ‘01000011b’）。不带 ‘h’ 或 ‘b’ 的数字是十进制数字。

术语表

高电平有效	1. 是一种逻辑信号，其激活状态为逻辑 1。 2. 是一种逻辑信号，它的逻辑 1 状态作为两个状态中较高的电压状态。
模拟模块	基本的可编程运算放大器电路。它们是 SC（切换电容）和 CT（连续时间）模块。这些模块内部互联时能够提供 ADC、DAC、多极滤波器、增益级等功能。
模数转换器（ADC）	是将模拟信号转换为相应量级的数字信号的器件。通常，ADC 可以将电压转换成数字值。数模（DAC）转换器可用于执行逆向操作。
API（应用编程接口）	一系列的软件程序，包括计算机应用与低层服务和函数（例如，用户模块和库）之间的接口。应用编程接口（API）用作程序员在创建软件应用时使用的基本模块。
异步	该信号的数据被立即确认或作出响应，与任何时钟信号无关。
带隙参考	一个稳定电压的参考设计，将 VT 温度正系数与 VBE 温度负系数相互匹配，从而生成零温度系数（理想的）参考。
带宽	1. 指的是消息或信息处理系统的频率范围（单位为赫兹）。 2. 放大器（或吸收器）在其频谱区会有大量增益（或损益）；有时，它表示更为具体，例如，半峰全宽。

术语表（续）

偏差	1. 数值与参考值之间的系统偏差。 2. 一组值的平均值偏离参考值的幅度。 3. 针对器件建立运行该器件所需的参考电平所适用的电力、机械力、磁场或其他力（场）。
模块	1. 用于执行单项功能的功能单元，例如振荡器。 2. 用于执行某个功能而配置的功能单元，例如，数字 PSoC 模块或模拟 PSoC 模块。
缓冲区	1. 是用来补偿数据从一个器件传输至另一个器件时速度之差的数据存储区。通常是指针对 IO 操作保留的区域，可以对该区进行读写操作。 2. 一部分专门用于存储数据的存储器空间，通常在数据发送到外部器件之前或从外部器件接受到数据时使用。 3. 用于降低系统的输出阻抗的放大器。
总线	1. 网络的命名连接。将网络捆绑到总线中，便于使用类似的布线模式来对网络进行布线。 2. 用于执行通用功能并携带类似数据的一组信号。通常使用向量符号来表示；例如，地址 [7:0]。 3. 作为一组相关器件上通用连接的一个或多个导体。
时钟	是指生成具有固定频率和占空比的周期信号的器件。有时，时钟可以用来同步化各个不同的逻辑模块。
比较器	两个输入电平同时满足预定振幅要求时，生成输出电压或电流的电气电路。
编译器	一种将高级语言（例如 C 语言）转换成机器语言的程序。
配置空间	在 PSoC 器件中，当 CPU_F 寄存器中的 XIO 位被设置为 ‘1’ 时，可以访问寄存器空间。
晶体振荡器	由压电晶体控制频率的振荡器。通常情况下，与其他电路组件相比，压电晶体对环境温度的灵敏度更低。
循环冗余校验（CRC）	检测数据通讯中的错误时使用的计算方法，通常采用线性反馈移位寄存器来执行。相似计算方法可用于其他各种用途，例如，数据压缩。
数据总线	计算机使用来从存储器位置向中央处理单元（CPU）或反向传送信息的双向信号组。更为普遍的是，用来传送数字功能之间数据的信号组。
调试器	允许用户用来分析正在开发系统操作的软件和硬件系统。调试器通常允许开发人员逐步执行固件操作，设置断点及分析存储器。
死区	两个或多个信号都没有处于活动状态或切换状态的一段时间。
数字模块	可用作计数器、计时器、串行接收器、串行发送器、CRC 发生器、伪随机数发生器或 SPI 的 8 位逻辑模块。
数模转换器	可将数字信号转换为相应量级的模拟信号的器件。模数（ADC）转换器可以用来执行逆向操作。
占空比	时钟周期的高电平时间与其低电平时间的关系，表示为一个百分比。
仿真器	将某个系统的功能复制（仿真）到另一个系统，从而第二个系统便可以显示类似于第一个系统的操作。
外部复位	传入 PSoC 器件的有效高电平信号，这导致 CPU 上所有操作和模块停止，并返回到预定义状态。
闪存	可电编程和电擦除、非易失性技术，可为用户提供 EPROM 的可编程功能和数据存储，以及系统内可擦除功能。非易失性意味着断电时，数据仍被保留。
闪存模块	可一次性编程的闪存 ROM 最小空间及受保护的闪存最小空间。闪存模块的大小为 64 字节。

术语表（续）

频率	是指每个时间单位内的周期数量或事件数量，用于实现周期函数。
增益	分别为输出电流、电压或功率与相应的输入电流、电压或功率之间的比率。增益的单位通常为分贝（dB）。
I ² C	由飞利浦半导体（现更名为 NXP 半导体）开发的两线串行计算机总线。I ² C 是内部集成电路。它用于连接嵌入式系统中的低速外设。原始系统创建于 20 世纪 80 年代初期，当时只作为电池控制接口，但后来被用作构建控制电子器件使用的简单的内部总线系统。I ² C 仅使用两个双向引脚，即时钟和数据，两者均使用 +5 V 的电压运行，并采用电阻上拉。在标准模式下，总线的运行速度为 100 Kb/ 秒，而在快速模式下，总线的运行速度为 400 Kb/ 秒。
ICE	在线仿真系统允许您在硬件环境下测试项目，而在软件环境（PSoC Designer）下查看调试器件活动。
输入 / 输出	是用于将数据代入系统或从系统中提取数据的器件。
中断	它是一个流程暂停（例如，执行计算机程序），由流程外事件导致的、且在暂停后可恢复流程。
中断服务子程序（ISR）	它是一个 M8C 收到硬件中断时常规代码执行转入的代码模块。许多中断源均有各自的优先级和单个 ISR 代码模块。每个 ISR 代码模块均以 RETI 指令结束，并将器件返回到离开常规程序执行的程序点。
抖动	1. 从其理想位置跃变的时序错位。在串行数据流中发生的典型的损坏。 2. 一个或多个信号特性突然发生的意外变化，例如连续脉冲之间的间隔、连续周期之间的振幅或连续周期的频率或相位。
低压检测（LVD）	在 V _{DD} 降低到选定阈值以下时，用以检测 V _{DD} 并向系统生成中断的电路。
M8C	8 位 Harvard 架构的微处理器。通过连接到闪存、SRAM 和寄存器空间，该微处理器来协调 PSoC 内部的所有活动。
主设备	用于控制两个器件间数据交换时序的器件。或者，以脉冲宽度级联器件时，主设备是用来控制级联器件与外部接口之间数据交换时序的器件。受控制的器件被称为从设备。
微控制器	主要用于控制系统和产品的集成电路器件。除 CPU 外，微控制器通常还包含存储器、定时电路和 I/O 电路。这样做的原因是允许实现包含最小芯片数量的控制器，从而达到最大程度的微型化。相反，这会降低控制器的体积和成本。微控制器通常不像微处理器那样执行通用计算功能。
混合信号	是指包含模拟和数字技术及组件的电路。
调制器	在载波上附加信号的器件。
噪声	1. 影响信号，且使信号携带的信息失真的干扰。 2. 电压、电流或数据等任何实体的其中一种或多种特性的随机变化。
振荡器	可受晶控，并用于生成时钟频率的电路。
奇偶校验	用于测试传输数据的技术。通常，将一个二进制数字添加到数据中，以便求解所有二进制数据奇数之和（奇校验）或偶数之和（偶校验）。
锁相环（PLL）	用来控制振荡器以便维持参考信息相关的常相角的电气电路。
引脚分布	引脚号分配：印刷电路板（PCB）封装中 PSoC 器件及其物理对立方的逻辑输入与输出之间的关系。引脚分布涉及引脚号（如原理图与 PCB 设计（两者均为计算机生成的文件）之间的链接），也涉及引脚名称。
端口	一组引脚，通常有八个。

术语表（续）

上电复位	当电压低于预设电平时，用于强制 PSoC 器件复位的电路。这是一种硬件复位的类型。
PSoC®	PSoC® 是赛普拉斯半导体公司的注册商标，PSoC™ 是赛普拉斯公司的商标。
PSoC Designer™	赛普拉斯的可编程片上系统技术的软件。
脉冲宽度调制器	以占空比形式表示的输出，随着应用测量对象的不同而变化。
RAM	随机存取存储器的缩略语。数据存储器件，可以对该器件进行读写操作。
寄存器	具有特定容量（例如一位或字节）的存储器件。
复位	它是一种使系统返回已知状态的方法。请参见硬件复位和软件复位部分的内容。
ROM	只读存储器的缩略语。数据存储器件，可以对该器件进行读操作但无法进行写操作。
串行	1. 表示所有事件在其中连续发生的流程。 2. 表示在单个器件或通道中两个或多个相关活动连续发生。
建立时间	将输入从一个值改变为另一个值后，输出信号或数值变为稳定状态所需要的时长。
移位寄存器	按顺序向左或向右转移一个文字，以便输出串行数据流的存储器存储器件。
从设备	允许另一个器件控制两个器件之间数据交换的时序的器件。或者，以脉冲宽度级联器件时，从设备是允许另一个器件控制级联器件与外部接口之间数据交换的时序的器件。控制器件被称为主设备。
SRAM	静态随机存取存储器的缩略语。可以高速存储和检索数据的存储器器件。之所以使用术语“静态”，是因为在将某一值加载到 SRAM 单元时，该值会保持不变，直至它被明确更改，或直至器件断电为止。
SROM	只读管理存储器的缩略语。SROM 保留用以引导器件、校准电路和执行闪存操作的代码。使用普通用户代码访问 SROM 功能，并从闪存中运行。
停止位	是特征或模块带有的信号，用于准备接收器来接收下一个特征或模块。
同步	1. 指的是一个信号，其数据未被确认或做出响应，直到时钟信号的下一个边沿有效为止。 2. 其操作由时钟信号进行同步的系统。
三态	其输出可采用 0、1 和 Z（高阻抗）等三种状态的功能。该功能不会驱动 Z 状态下的任何值，但在许多方面，可将其视为从其余电路断开，允许另一次输出以驱动相同网络。
UART	UART 或通用异步接收器 - 发送器在数据并行位和串行位之间转换。
用户模块	负责全面管理和配置低级模拟和数字 PSoC 模块的预构建、预测试硬件 / 固件外围功能。此外，用户模块还针对外设功能提供高级 API（应用编程接口）。
用户空间	寄存器映射的组 0 的空间。在执行常规程序和初始化期间，很可能对该组中的寄存器进行修改。只有在程序初始化阶段，很可能对组 1 中的寄存器进行修改。
V _{DD}	电源网络名称，意为“电压提供”。正极的电源信号。电压通常为 5 V 或 3.3 V。
V _{SS}	电源网络名称，意为“电压源”。负极电源信号。
看门狗定时器	一个必须定期刷新的定时器。如果未定期刷新，则 CPU 会在指定时间期间后复位。

勘误表

此章节介绍了 CY8C28243、CY8C28403、CY8C28413、CY8C28433、CY8C28445、CY8C28452、CY8C28513、CY8C28533、CY8C28545、CY8C28623、CY8C28643 和 CY8C28645 PSoc 器件的勘误表。勘误表中包括勘误触发条件、影响范围、可用解决方案和芯片修订适用性。

若有任何问题，请联系您本地赛普拉斯销售代表。

受影响的器件型号

器件型号	器件特性
CY8C28403	所有形式
CY8C28243	所有形式
CY8C28413	所有形式
CY8C28433	所有形式
CY8C28445	所有形式
CY8C28513	所有形式
CY8C28533	所有形式
CY8C28545	所有形式
CY8C28643	所有形式
CY8C28645	所有形式
CY8C28452	所有形式
CY8C28623	所有形式

合格状态

工程样本

勘误表汇总

下表定义了 CY8C28xxx 器件的勘误表适用性。

注意：下表中的每个勘误表项均被超链接。通过点击该项可以查看其说明。

项目	MPN	芯片版本	修复状态
	CY8C28403 CY8C28413 CY8C28513 CY8C28433 CY8C28533 CY8C28243 CY8C28643 CY8C28445 CY8C28545 CY8C28645	ES10	在开始量产器件前，已计划芯片修复。
从 IDAC_CRx 和 DACx_D 寄存器读取错误数据	CY8C28413 CY8C28513 CY8C28433 CY8C28533 CY8C28445 CY8C28545 CY8C28645 CY8C28452	ES10	在开始量产器件前，已计划芯片修复。

1. 10 位 SAR ADC 不符合 DNL/INL 的规范。

■ 问题定义

在某些条件下，10 位硬件 SAR ADC 不符合 DNL 和 INL 的数据手册准确度规范。

■ 受影响的参数

INLSAR10: 积分非线性

DNLSAR10: 微分非线性

■ 触发条件 (S)

在所有的有效温度范围内，所测量到的 SAR ADC DNL 均大于 2 LSB；在数据手册规范中，该值仅为 1.5 LSB。

如果使用 VPWR (Vdd) 参考配置，在供电电压为 3.3 V 的条件下，在有效温度范围内所测量到的 SAR ADC DNL 为 2 LSB。在供电电压为 5.5 V 的条件下，所测量到的 DNL 大于 3.5 LSB。

■ 影响范围

不正确的转换数据。

■ 解决方案

- 使用 CY8C28xxx 器件中的备用 ADC 实现 (DeISig、ADCINC)。
- 当模数转换采用内部 Vpwr (Vdd) 作为 Vref 时，请避免引起地址和数据总线变化的 CPU 操作。
- 将未缓冲的 RefHi 作为 ADC Vref 使用。但由于 RefHi 参考上所生成的噪声，该方案可能对模拟阵列中的模拟模块造成负面影响。

■ 修复状态

在开始量产器件前，已计划芯片修复。

2. 从 IDAC_CRx 和 DACx_D 寄存器读取到错误数据

■ 问题定义

CPU 可能从以下寄存器中错误地读取位 0、3、5 或 7 的值：

- IDAC_CR0
- IDAC_CR1
- DAC0_D
- DAC1_D

■ 受影响的参数

器件数据手册中的 FCPU1 和 FCPU2 参数。

■ 触发条件 (S)

当将 CPU 时钟设置为最高频率（额定值为 24 MHz）时。

■ 影响范围

从受影响的寄存器读取的错误数据。

■ 解决方案

当对受影响的寄存器进行读操作时，暂时将 CPU 时钟频率降至 12 MHz（额定值）或更低的值。

文档修订记录

文档标题: CY8C28243/CY8C28403/CY8C28413/CY8C28433/CY8C28445/CY8C28452/ CY8C28513/CY8C28533/CY8C28545/CY8C28623/CY8C28643/CY8C28645, PSoC® Programmable System-on-Chip™ (可 编程片上系统) 文档编号: 001-63461				
版本	ECN	变更者	提交日期	变更说明
**	3002270	VLX	08/06/2010	译自规范 001-48111 *G。
*A	4400686	SCHC	06/06/2014	更新封装信息: 规范 51-85077 — 将版本号从 *D 改为 *E。 规范 51-85079 — 将版本号从 *D 改为 *E。 规范 51-85064 — 将版本号从 *D 改为 *F。 规范 001-45616 — 将版本号从 *B 改为 *D。 规范 51-85062 — 将版本号从 *D 改为 *F。
*B	4521460	GKL	12/02/2014	本文档版本号为 Rev*B, 译自英文版 001-48111 Rev*M。
*C	4659766	GKL	02/12/2015	更新了标题。
*D	4802418	GKL	07/02/2015	本文档版本号为 Rev*D, 译自英文版 001-48111 Rev*N。

销售、解决方案和法律信息

全球销售和设计支持

赛普拉斯公司拥有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要找到离您最近的办事处，请访问[赛普拉斯所在地](#)。

产品

汽车级产品	cypress.com/go/automotive
时钟与缓冲器	cypress.com/go/clocks
接口	cypress.com/go/interface
照明与电源控制	cypress.com/go/powerpsoc cypress.com/go/plc
存储器	cypress.com/go/memory
PSoC	cypress.com/go/psoc
触摸感应产品	cypress.com/go/touch
USB 控制器	cypress.com/go/USB
无线 / 射频	cypress.com/go/wireless

PSoC® 解决方案

psoc.cypress.com/solutions
PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

赛普拉斯开发者社区

[社区](#) | [论坛](#) | [博客](#) | [视频](#) | [训练](#)

技术支持

cypress.com/go/support

© 赛普拉斯半导体公司，2008-2015。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品内嵌的电路外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不会以明示或暗示的方式授予任何专利许可或其他权利。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯不保证产品能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途外，未经赛普拉斯明确的书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于可能发生运转异常和故障，并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用于赛普拉斯软件许可协议的限制。

Mouser Electronics

Authorized Distributor

Click to View Pricing, Inventory, Delivery & Lifecycle Information:

[Infineon:](#)

<u>CY8C28413-24PVXI</u>	<u>CY8C28643-24LTXI</u>	<u>CY8C28433-24PVXI</u>	<u>CY8C28623-24LTXI</u>	<u>CY8C28643-24LTXIT</u>
<u>CY8C28452-24PVXIT</u>	<u>CY8C28645-24LTXIT</u>	<u>CY8C28645-24LTXI</u>	<u>CY8C28243-24PVXIT</u>	<u>CY8C28403-24PVXIT</u>
<u>CY8C28413-24PVXIT</u>	<u>CY8C28403-24PVXI</u>	<u>CY8C28445-24PVXI</u>	<u>CY8C28445-24PVXIT</u>	<u>CY8C28452-24PVXI</u>
<u>CY8C28433-24PVXIT</u>				